

Centro de Treinamento Técnico

**Manual de Configuração
de Campo**

SISTEMA MICRO

Itautec

ELABORAÇÃO:
Centro de Treinamento Técnico

REVISÃO ③ Dezembro 91.

Itautec Informática S.A.

Este documento é de propriedade de Itautec Informática S.A. Tem caráter técnico/informativo. Todos os direitos são reservados. Não pode, no todo ou em parte, ser copiado, fotocopiado, reproduzido, traduzido ou reduzido a qualquer meio eletrônico ou forma legível por máquina, sem a autorização escrita de Itautec Informática S.A. Esta se reserva, por outro lado, o direito de alterar seu conteúdo e forma, sem qualquer aviso prévio.

ÍNDICE GERAL**1.1. PLACA BÁSICA, 1.1**

- 1.1.1. LOCALIZAÇÃO DOS JUMPER'S E DIP SWITCH NEO3/NEO4, 1.1
- 1.1.2. CONFIGURAÇÃO DA DIP SWITCH NEO1/NEO2, 1.2
- 1.1.3. CONFIGURAÇÃO DA DIP SWITCH NEO3/NEO4/NEO5, 1.2
- 1.1.4. DESCRIÇÃO DOS JUMPER'S E DIP SWITCH NEO5, 1.4
- 1.1.5. LOCALIZAÇÃO DOS JUMPER'S E DIP SWITCH NEO5, 1.4
- 1.1.6. DESCRIÇÃO DOS JUMPER'S NEO5, 1.5
- 1.1.7. CONECTOR DA INTERFACE SERIAL NEO4/NEO5, 1.6

1.2. CONTROLADORA DE DISQUETE 8", 1.7

- 1.2.1. LOCALIZAÇÃO E CONFIGURAÇÃO DA DIP-SWITCH, 1.7

1.3. CONTROLADORA DE DISQUETE 5.1/4", 1.8

- 1.3.1. LOCALIZAÇÃO E CONFIGURAÇÃO DOS JUMPER'S, 1.8

1.4. EXPANSÃO 64K E INTERFACE SERIAL, 1.9

- 1.4.1. LOCALIZAÇÃO DOS JUMPER'S, 1.9
- 1.4.2. DESCRIÇÃO DOS JUMPER'S, 1.9

1.5. INTERFACE COAXIAL VÍDEO/IMPRESSORA STD, 1.10

- 1.5.1. LOCALIZAÇÃO DOS JUMPER'S, 1.10
- 1.5.2. DESCRIÇÃO DOS JUMPER'S, 1.10

1.6. COMUNICAÇÃO REDE LOCAL, 1.11

- 1.6.1. LOCALIZAÇÃO E CONFIGURAÇÃO DOS JUMPER'S, 1.11
- 1.6.2. DESCRIÇÃO DOS JUMPER'S, 1.11

1.7. COMUNICAÇÃO DISCADA/VIDEOTEXTO, 1.12

- 1.7.1. LOCALIZAÇÃO DA DIP SWITCH, 1.12
- 1.7.2. DESCRIÇÃO DA DIP SWITCH, 1.12

1.8. INTERFACE TELEX SEM CPU, 1.13

- 1.8.1. LOCALIZAÇÃO DAS DIP SWITCH'S, 1.13
- 1.8.2. DESCRIÇÃO DAS DIP SWITCH'S 1.13

I.9. INTERFACE TELEX COM CPU, I.14

- I.9.1. LOCALIZAÇÃO DAS DIP SWITCH'S E DESCRIÇÃO DOS LED'S, I.14
- I.9.2. DESCRIÇÃO DOS JUMPER'S, I.14
- I.9.3. DESCRIÇÃO DA DIP SWITCH, I.15
- I.9.4. MÓDULO STAND-BY - POSICIONAMENTO DOS JUMPER'S, I.16
- I.9.5. MÓDULO STAND-BY - DESCRIÇÃO DOS JUMPER'S, I.16
- I.9.6. CABOS DE INTERFACE, I.17
- I.9.7. TOMADA TELEGRÁFICA, I.17

I.10. CONCENTRADORA DE 3 MICROS, I.18

- I.10.1. LOCALIZAÇÃO DOS JUMPER'S, I.18
- I.10.2. DESCRIÇÃO DOS JUMPER'S, I.18
- I.10.3. CABOS DE INTERFACE, I.19
- I.10.4. POSIÇÃO DOS JUMPER'S P/ O ATUAL SOFTWARE APLICATIVO, I.20
- I.10.5. CARACTERÍSTICA DOS QUATRO CANAIS DE COMUNICAÇÃO, I.20
- I.10.6. ENDEREÇOS P/ OS TERMINAIS CONECTADOS À PLACA, I.21

II.1. PLACA DE CPU, II.1

- II.1.1. LOCALIZAÇÃO DOS JUMPER'S E DIP SWITCH, II.1
- II.1.2. CONFIGURAÇÃO DA DIP SWITCH, II.1
- II.1.3. CONFIGURAÇÃO DOS JUMPER'S, II.2
- II.1.4. DESCRIÇÃO DOS CONECTORES, II.2

II.2. MEMÓRIA E INTERFACE SERIAL, II.3

- II.2.1. LOCALIZAÇÃO DOS JUMPER'S E DIP-SWITCHES, II.3
- II.2.2. CONFIGURAÇÃO DOS JUMPER'S, II.3
- II.2.3. DESCRIÇÃO DOS JUMPER'S E DIP-SWITCHES, II.4
- II.1.4. CONECTOR DE INTERFACE SERIAL, II.4

II.3. CONTROLADORA DE FLOPPY E INTERFACE COM WINCHESTER, II.5

- II.3.1. LOCALIZAÇÃO DA DIP-SWITCH, II.5
- II.3.2. CONFIGURAÇÃO DA DIP-SWITCH ATÉ VERSÃO 1.2, II.5
- II.3.3. CONFIGURAÇÃO DA DIP-SWITCH APÓS VERSÃO 1.3, II.6

II.4. CONTROLADORA DE VÍDEO E INTERFACE COM IMPRESSORA, II.8

- II.4.1. LOCALIZAÇÃO E DESCRIÇÃO DOS JUMPER'S, II.8
- II.4.2. DESCRIÇÃO DOS CONECTORES, II.8

II.5. COMUNICAÇÃO DISCADA/VIDEOTEXTO, II.9

- II.5.1. LOCALIZAÇÃO DOS JUMPER'S E DIP-SWITCH, II.9
- II.5.2. DESCRIÇÃO DOS TRIMPOT'S E DIP-SWITCH, II.9
- II.5.3. DESCRIÇÃO DOS CONECTORES, II.10

II.6. CONCENTRADORA DE 3 MICROS, II.11

- II.6.1. LOCALIZAÇÃO DOS JUMPER'S E DIP-SWITCH, II.11
- II.6.2. CONFIGURAÇÃO DOS JUMPER'S, II.12
- II.6.3. DESCRIÇÃO DA DIP, II.13

II.7. INTERFACE COAXIAL/REDE LOCAL, II.14

- II.7.1. LOCALIZAÇÃO DOS ESTRAPES, II.14
- II.7.2. DESCRIÇÃO DOS ESTRAPES, II.14

II.8. INTEGRADA I/O, II.15

- II.8.1. LOCALIZAÇÃO DOS ESTRAPES, DIP-SWITCH E CONECTORES NEO1, II.15
- II.8.2. DESCRIÇÃO DOS ESTRAPES DA PLACA NEO1, II.16
- II.8.3. DESCRIÇÃO DA DIP-SWITCH DA PLACA NEO1, II.16
- II.8.4. CONECTORES DA PLACA NEO1, II.17
- II.8.5. LOCALIZAÇÃO DOS ESTRAPES, DIP-SWITCH E CONECTORES NEO2, II.18
- II.8.6. DESCRIÇÃO DOS ESTRAPES DA PLACA NEO2, II.19
- II.8.7. DESCRIÇÃO DA DIP-SWITCH DA PLACA NEO2, II.19
- II.8.8. CONECTORES DA PLACA NEO2, II.20

II.9. PLACA EMS, II.21

- II.9.1. LOCALIZAÇÃO DOS JUMPER'S E DIP-SWITCHES, II.21
- II.9.2. DIP-SWITCH SW1 - ENDEREÇO DOS REGISTRADORES DE JANELA, II.22
- II.9.3. DIP-SWITCH SW1 - ENDEREÇO DA S INTERFACES SERIAIS, II.23
- II.9.4. DESCRIÇÃO DA DIP-SWITCH SW2, II.23
- II.9.5. DESCRIÇÃO DAS DIP-SWITCHES SW3, SW4 E JUMPER'S, II.25

III.1. PLACA DE CPU, III.1

- III.1.1. LOCALIZAÇÃO DOS JUMPER'S E DIP-SWITCH, III.1
- III.1.2. DESCRIÇÃO DOS JUMPER'S E DIP-SWITCH, III.1

III.2. MEMÓRIA E INTERFACE SERIAL, III.2

- III.2.1. LOCALIZAÇÃO DOS JUMPER's, III.2
- III.2.2. DESCRIÇÃO DOS JUMPER's, III.2

III.3. CONTROLADORA DE FLOPPY E INTERFACE SASI, III.5

- III.3.1. LOCALIZAÇÃO DOS JUMPER's E DIP-SWITCH, III.5
- III.3.2. DESCRIÇÃO DOS JUMPER's E DIP SWITCH, III.5

III.4. CONTROLADORA DE FLOPPY E WINCHESTER PCit, III.7

- III.4.1. LOCALIZAÇÃO DOS CONECTORES E JUMPER's, III.7
- III.4.2. DESCRIÇÃO DOS CONECTORES E JUMPER's, III.8
- III.4.3. TABELAS DE WINCHESTER DO SETUP, III.9

III.5. COMUNICAÇÃO REDE LOCAL, III.12

- III.5.1. LOCALIZAÇÃO DO ESTRAPES, III.12
- III.5.2. DESCRIÇÃO DOS JUMPER's PARA PCit/PCxt 286, III.12

III.6. PLACA DE CPU 10MHz, III.13

- III.6.1. LOCALIZAÇÃO DOS JUMPER's E DIP SWITCH, III.13
- III.6.2. DESCRIÇÃO DE JUMPER's E DIP SWITCH, III.13

III.7. PLACA DE MEMÓRIA/2 INTERFACES SERIAIS - 10MHz, III.14

- III.7.1. LOCALIZAÇÃO DOS JUMPER's E DIP SWITCH, III.14
- III.7.2. DESCRIÇÃO DOS JUMPER's, III.14
- III.7.3. DESCRIÇÃO DA DIP SWITCH, III.17

III.8. COMUNICAÇÃO SERIAL 8 TERMINAIS, III.19

- III.8.1. LOCALIZAÇÃO DOS JUMPER's E DIP-SWITCH E CONECTORES, III.19
- III.8.2. DESCRIÇÃO DAS DIP-SWITCH, III.20
- III.8.3. DESCRIÇÃO DOS JUMPER's, III.21
- III.8.4. CONFIGURAÇÃO PADRÃO, III.22
- III.8.5. DESCRIÇÃO DOS CONECTORES, III.22
- III.8.6. DESCRIÇÃO DOS CABOS MULTISERIAIS, III.24
- III.8.7. PROCEDIMENTO DE INSTALAÇÃO, III.27

III.9. COMUNICAÇÃO SERIAL SÍNCRONA/ASSÍNCRONA RS 485-PC, III.29

- III.9.1. LOCALIZAÇÃO DOS JUMPER's E CONECTORES, III.29
- III.9.2. DESCRIÇÃO DOS JUMPER's, III.29
- III.9.3. DESCRIÇÃO DO CONECTOR CN01 (DB25), III.31

IV.1. PLACA DE CPU E VÍDEO, IV.1

- IV.1.1. LOCALIZAÇÃO DA DIP SWITCH E JUMPER's, IV.1
- IV.1.2. DESCRIÇÃO DA DIP SWITCH E JUMPER's, IV.1

IV.2. COMUNICAÇÃO COAXIAL 3274/76, IV.3

- IV.2.1. LOCALIZAÇÃO DOS JUMPER's, IV.3
- IV.2.2. DESCRIÇÃO DOS JUMPER's, IV.4

IV.3. COMUNICAÇÃO SERIAL, IV.5

- IV.3.1. LOCALIZAÇÃO DOS JUMPER's, IV.5
- IV.3.2. DESCRIÇÃO DOS JUMPER's, IV.6

V.1. PLACA DE DEFLEXÃO NEO3, V.1

- V.1.1. LOCALIZAÇÃO DOS TRIMPOT's, V.1
- V.1.2. DESCRIÇÃO DOS TRIMPOT's, V.2
- V.1.3. DIAGNÓSTICO PARA SUBSTITUIÇÃO DO LM317 (C101), V.2

V.2. CABOS DE VÍDEO, V.3

- V.2.1. DESCRIÇÃO DO CABO DE VÍDEO NEO1/NEO2, V.3
- V.2.2. DESCRIÇÃO DO CABO DE VÍDEO NEO3, V.3

V.3. PLACA DE DEFLEXÃO NEO4, V.4

- V.3.1. LOCALIZAÇÃO DOS TRIMPOT's, V.4
- V.3.2. DESCRIÇÃO DOS TRIMPOT's, V.5
- V.3.3. DESCRIÇÃO DOS PONTOS DE TESTE, V.5

V.4. PLACA DE DEFLEXÃO 15/18KHz, V.6

- V.4.1. LOCALIZAÇÃO DOS TRIMPOT's, V.6
- V.4.2. DESCRIÇÃO DOS TRIMPOT's, V.7
- V.4.3. PONTOS DE TESTE, V.8

V.5. AMPLIFICADORA DE VÍDEO 15/18KHz, V.9

- V.5.1. IDENTIFICAÇÃO, V.9

V.6. MONITOR DE VÍDEO COLORIDO, V.10

- V.6.1. DEFLEXÃO - LOCALIZAÇÃO DOS TRIMPOT's E JUMPER's, V.10
- V.6.2. DEFLEXÃO - DESCRIÇÃO DOS TRIMPOT's E JUMPER's, V.11
- V.6.3. FONTE DE ALTA - LOCALIZAÇÃO DOS TRIMPOT's, V.12
- V.6.4. FONTE DE ALTA - DESCRIÇÃO DOS TRIMPOT's, V.13
- V.6.5. AMPLIFICADORA DE VÍDEO - LOCALIZAÇÃO DOS TRIMPOT's, V.14
- V.6.6. AMPLIFICADORA DE VÍDEO - DESCRIÇÃO DOS TRIMPOT's, V.14
- V.6.7. FONTE DE ALIMENTAÇÃO - LOCALIZAÇÃO DOS TRIMPOT's, V.15
- V.6.8. FONTE DE ALIMENTAÇÃO - DESCRIÇÃO DOS TRIMPOT's, V.16

V.7. MONITOR DE VÍDEO MONO EGA, V.17

- V.7.1. POSICIONAMENTO DOS TRIMPOT's E INDUTORES AJUSTÁVEIS, V.17
- V.7.2. DESCRIÇÃO DOS PONTOS DE AJUSTES, V.18

V.8. CABOS DE ADAPTAÇÃO DE VÍDEO, V.19

- V.8.1. CABO PARA MONITOR CGA ITAUTEC COM PCI CONTROLADORA EGA, V.19
- V.8.2. CABO PARA MONITOR MDA ITAUTEC COM PCI CONTROLADORA EGA, V.19

V.9. MONITOR DE VÍDEO COLORIDO EGA, V.20

- V.9.1. DEFLEXÃO EGA - LOCALIZAÇÃO DOS TRIMPOT's E JUMPER's, V.20
- V.9.2. DEFLEXÃO EGA - DESCRIÇÃO DOS TRIMPOT's E JUMPER's, V.21
- V.9.3. FONTE COLOR EGA - LOCALIZAÇÃO DOS TRIMPOT's, V.22
- V.9.4. FONTE COLOR EGA - DESCRIÇÃO DOS TRIMPOT's, V.23
- V.9.5. FONTE ALTA COLOR EGA - LOCALIZAÇÃO DOS TRIMPOT's, V.24
- V.9.6. FONTE ALTA COLOR EGA - DESCRIÇÃO DOS TRIMPOT's, V.25
- V.9.7. AMPLIFICADORA DE VÍDEO EGA - LOCALIZAÇÃO DOS TRIMPOT's, V.26
- V.9.8. AMPLIFICADORA DE VÍDEO EGA - DESCRIÇÃO DOS TRIMPOT's, V.26
- V.9.9. SEQUÊNCIA DOS AJUSTES, V.27

V.10. MONITOR DE VÍDEO MULTISCAN VTC-14, V.30

- V.10.1. CONTROLES EXTERNOS, V.30
- V.10.2. FUNÇÕES DAS CHAVES, V.31
- V.10.3. PLACA FONTE - LOCALIZAÇÃO DOS TRIMPOT's, V.32
- V.10.4. AJUSTE DA TENSÃO + B, V.32
- V.10.5. PLACA PRINCIPAL - LOCALIZAÇÃO DOS TRIMPOT's, V.33
- V.10.6. SEQUÊNCIA DOS AJUSTES, V.33
- V.10.7. PLACA DE VÍDEO - LOCALIZAÇÃO DOS TRIMPOT's, V.35
- V.10.8. PLACA DE CONTROLE - LOCALIZAÇÃO DOS TRIMPOT's, V.35
- V.10.9. PLACA DO CINESCÓPIO - LOCALIZAÇÃO DOS TRIMPOT's, V.35
- V.10.10. SEQUÊNCIAS DOS AJUSTES, V.36

VI.1. EMÍLIA/EMÍLIA GRÁFICA, VI.1

- VI.1.1. LOCALIZAÇÃO DOS ESTRAPES, VI.1
- VI.1.2. DESCRIÇÃO DOS ESTRAPES DA EMÍLIA (8030), VI.2
- VI.1.3. DESCRIÇÃO DOS ESTRAPES DA EMÍLIA GRÁFICA (8031), VI.2
- VI.1.4. CABO DE INTERFACE DA EMÍLIA (8030), VI.3
- VI.1.5. CABO DE INTERFACE DA EMÍLIA GRÁFICA (8031), VI.4

VI.2. ALICE/ALICE PLUS, VI.5

- VI.2.1. LOCALIZAÇÃO DOS JUMPER'S (9050/9051), VI.5
- VI.2.2. DESCRIÇÃO DOS JUMPER'S (9050/9051), VI.6
- VI.2.3. CABO DE INTERFACE (9050/9051), VI.7
- VI.2.4. RELAÇÃO DE FUSÍVEIS, VI.7

VI.3. MÔNICA/MÔNICA PLUS, VI.8

- VI.3.1. LOCALIZAÇÃO DOS ESTRAPES (6030/6031), VI.8
- VI.3.2. DESCRIÇÃO DO ESTRAPES (6030/6031), VI.9
- VI.3.3. CABO DE INTERFACE (6030/6031), VI.9
- VI.3.4. DIFERENÇAS DAS PLACAS DA MÔNICA E MÔNICA PLUS, VI.10

VI.4. C. ITOH (DAISY WHEEL), VI.11

- VI.4.1. DESCRIÇÃO DAS DIP SWITCHES, VI.11
- VI.4.2. CABO DE INTERFACE, VI.12

VI.5. QUME (SERIAL), VI.13

- VI.5.1. CONFIGURAÇÃO DAS DIP SWITCHES, VI.13

VI.6. RIMA PC/RIMA XT/RIMA STD, VI.14

- VI.6.1. LOCALIZAÇÃO DOS ESTRAPES NA PLACA, VI.14
- VI.6.2. CONFIGURAÇÃO DOS ESTRAPES, VI.14
- VI.6.3. FUSÍVEIS DAS IMPRESSORAS, VI.16
- VI.6.4. RESISTÊNCIAS ELÉTRICAS, VI.17
- VI.6.5. AJUSTE DA CABEÇA, VI.17
- VI.6.6. AUTO-DIAGNÓSTICO, VI.17
- VI.6.7. CABO PARA INTERFACE PARALELA, VI.18
- VI.6.8. CABO PARA INTERFACE SERIAL, VI.18

VI.7. AMÉLIA, VI.20

- VI.7.1. PAINEL DE OPERAÇÃO, VI.20
- VI.7.2. PROGRAMAÇÃO PELO PAINEL DE OPERAÇÃO, VI.21
- VI.7.3. DESCRIÇÃO DAS DIP SWITCHES, VI.22
- VI.7.4. CABO DE INTERFACE PARALELA, VI.22
- VI.7.5. CABO DE INTERFACE SERIAL, VI.24

VI.8. DIGILAB, VI.25

- VI.8.1. CABO DE INTERFACE (DATA PRODUCTS), VI.25

VI.9. EMÍLIA PC, VI.26

- VI.9.1. LOCALIZAÇÃO DOS ESTRAPES, VI.26
- VI.9.2. DESCRIÇÃO DOS ESTRAPES, VI.26
- VI.9.3. CABO DE INTERFACE, VI.28

VI.10. GLOBUS, VI.29

- VI.10.1. CABO DE INTERFACE, VI.29

VI.11. I-7000 PCxt/Pcxt II/PCit/PC286/PC386/IS-30 PLUS, VI.30

- VI.11.1. CABO DE INTERFACE PARALELA PARA IMPRESSORA, VI.30

VI.12. PLOTTER BAUSH & LOMB (SERIAL), VI.31

- VI.12.1. CABO DE INTERFACE, VI.31

VI.13. PLOTTER TDD21, VI.32

- VI.13.1. LOCALIZAÇÃO E DESCRIÇÃO DOS CONECTORES, VI.32

VI.14. PLOTTER TOD 21R, VI.33

- VI.14.1. LOCALIZAÇÃO DE CONECTORES E JUMPER's, VI.33
- VI.14.2. DESCRIÇÃO DOS CONECTORES E JUMPER's, VI.33

VI.15. MESA DIGITALIZADORA DA VINCI, VI.34

- VI.15.1. DESCRIÇÃO DA DIP SWITCH, VI.34
- VI.15.2. CABOS DE INTERFACE, VI.34

VI.16. RIMA XT - 250, VI.36

- VI.16.1. LOCALIZAÇÃO DOS ESTRAPES, VI.36
- VI.16.2. DESCRIÇÃO DOS ESTRAPES, VI.36
- VI.16.3. RELAÇÃO DOS FUSÍVEIS, VI.38
- VI.16.4. RESISTÊNCIAS ELÉTRICAS, VI.38
- VI.16.5. AJUSTE DA CABEÇA, VI.39
- VI.16.6. AUTO DIAGNÓSTICO, VI.39
- VI.16.7. CABO INTERFACE PARALELA, VI.39
- VI.16.8. CABO INTERFACE SERIAL, VI.39

VI.17. RIMA XT 220 E XT 300, VI.40

- VI.17.1. LOCALIZAÇÃO DOS ESTRAPES, VI.40
- VI.17.2. CONFIGURAÇÃO DOS ESTRAPES, VI.40
- VI.17.3. CONFIGURAÇÃO DAS CHAVES DO PAINEL TRASEIRO, VI.41
- VI.17.4. FUSÍVEIS DA IMPRESSORA, VI.43
- VI.17.5. RESISTÊNCIAS ELÉTRICAS, VI.44
- VI.17.6. AJUSTE DA CABEÇA, VI.44
- VI.17.7. CABO INTERFACE PARALELA, VI.44
- VI.17.8. CABO INTERFACE SERIAL, VI.44

VI.18. TRAÇADOR GRÁFICO SMAR GP 502

- VI.18.1. OPERAÇÃO REMOTA, VI.46
- VI.18.2. OPERAÇÃO LOCAL, VI.46
- VI.18.3. OPERAÇÃO CONFIGURAÇÃO, VI.47
- VI.18.4. OPERAÇÃO DEFINIÇÃO, VI.49
- VI.18.5. DESCRIÇÃO DOS JUMPER'S, VI.50
- VI.18.6. DESCRIÇÃO DOS CONECTORES, VI.51

VI.19. EMÍLIA PS, VI.52

- VI.19.1. LOCALIZAÇÃO DOS ESTRAPES, VI.52
- VI.19.2. DESCRIÇÃO DOS ESTRAPES, VI.52
- VI.19.3. DESCRIÇÃO DAS DIP SWITCH'S, VI.53
- VI.19.4. FUSÍVEIS, VI.54
- VI.19.5. CABO INTERFACE PARALELA, VI.54

VI.20. EMÍLIA PC/2 (EMÍLIA IV), VI.52

- VI.20.1. LOCALIZAÇÃO DOS ESTRAPES, VI.55
- VI.20.2. DESCRIÇÃO DOS ESTRAPES, VI.55
- VI.20.3. FUSÍVEIS, VI.56
- VI.20.4. CABO INTERFACE PARALELA, VI.56

VI.21. DIANA 400/450 CPS, VI.57

- VI.21.1. LOCALIZAÇÃO DOS ESTRAPES, VI.57
- VI.21.2. DESCRIÇÃO DOS ESTRAPES, VI.57
- VI.21.3. FUSÍVEIS, VI.58
- VI.21.4. CABO INTERFACE PARALELA, VI.58

VI.22. TIPOS DE CABEÇA PARA IMPRESSORA ELEBRA, VI.59

VII.1. UNIDADE DE DISQUETE DE 8" BR800, VII.1

- VII.1.1. LOCALIZAÇÃO DOS ESTRAPES, VII.1
- VII.1.2. DESCRIÇÃO DOS ESTRAPES, VII.1

VII.2. UNIDADE DE DISQUETE DE 8" BR850, VII.5

- VII.2.1. LOCALIZAÇÃO ESTRAPES, VII.5
- VII.2.2. DESCRIÇÃO DOS ESTRAPES, VII.5

VII.3. UNIDADE DE DISQUETE DE 5,1/4" FULL ELEBRA, VII.10

- VII.3.1. LOCALIZAÇÃO DE JUMPER's E TRIMPOT's FD, FS, VII.10

VII.4. UNIDADE DE DISQUETE DE 5,1/4" FULL FLEXIDISK, VII.11

- VII.4.1. LOCALIZAÇÃO DOS JUMPER's, VII.11

VII.5. UNIDADE DE DISQUETE DE 5,1/4" SLIM ITAUTEC, VII.12

- VII.5.1. DESCRIÇÃO DOS JUMPER's, VII.12

VII.6. UNIDADE DE DISQUETE DE 5,1/4" SLIM ELEBRA, VII.13

- VII.6.1. DESCRIÇÃO DOS JUMPER's, VII.13

VII.7. ACIONADOR DE FITA STREAMER EXTERNA (25MB), VII.14

- VII.7.1. LOCALIZAÇÃO DOS CONECTORES E JUMPER's, VII.14
- VII.7.2. DESCRIÇÃO DOS JUMPER's, VII.15

VII.8. CONTROLADOR DE WINCHESTER WD 1002-SHD, VII.16

- VII.8.1. LOCALIZAÇÃO DOS CONECTORES E ESTRAPES, VII.16

VII.9. UNIDADE DE DISQUETE DE 5 1/4" SLIM SMD ITAUTEC, VII.19

VII.9.1. CONFIGURAÇÃO DOS ESTRAPES, VII.19

VII.10. FITA STREAMER TCN 60, VII.20

VII.10.1. LOCALIZAÇÃO DOS JUMPER'S DA PCI CONTROLADORA, VII.20

VII.10.2. DESCRIÇÃO DOS JUMPER'S DA PCI CONTROLADORA, VII.20

VII.10.3. INSTALAÇÃO, VII.20

VII.10.4. PAINEL FRONTAL (LED'S DE SINALIZAÇÃO), VII.22

VIII.1. PLACA DE CPU, VIII.1

VIII.1.1. LOCALIZAÇÃO DOS JUMPER'S E DIP SWITCHES, VIII.1

VIII.1.2. DESCRIÇÃO DAS DIP SWITCHES, VIII.1

VIII.1.3. DESCRIÇÃO DOS JUMPER'S, VIII.3

VIII.1.4. DESCRIÇÃO DOS CABOS, VIII.4

VIII.1.5. PINAGEM DO CONECTOR SMK-CPU, VIII.5

VIII.2. PLACA DE I/O, VIII.6

VIII.2.1. LOCALIZAÇÃO DAS DIP SWITCHES, VIII.6

VIII.2.2. CONFIGURAÇÃO UTILIZANDO 02 PLACAS, VIII.6

VIII.2.3. CONFIGURAÇÃO UTILIZANDO 01 PLACA, VIII.7

VIII.2.4. DESCRIÇÃO DA DIP SWITCH 01, VIII.7

VIII.2.5. DESCRIÇÃO DO CONECTOR, VIII.8

VIII.2.6. CONFIGURAÇÃO DO CABO, VIII.8

VIII.3. MEMÓRIA DE 32KBYTES, VIII.9

VIII.3.1. LOCALIZAÇÃO DE EPROM/RAM (SEGUNDO ENDEREÇO), VIII.9

VIII.3.2. JUMPER'S PARA EPROM 2732, VIII.9

VIII.4. PLACA PAINEL, VIII.10

VIII.4.1. LOCALIZAÇÃO DAS DIP SWITCHES, VIII.10

VIII.4.2. DESCRIÇÃO DOS LED'S, VIII.10

VIII.4.3. INTERFACE COM TECLADO, VIII.11

VIII.4.4. DESCRIÇÃO DAS DIP SWITCHES (VERSÃO ANTIGA DO FIRMWARE), VIII.11

VIII.4.5. DESCRIÇÃO DAS DIP SW. (A PARTIR DA VERSÃO VI.2 R07), VIII.13

VIII.5. PROCEDIMENTO DE TESTE, VIII.15

VIII.5.1. VERSÃO ANTIGA DE EPROM, VIII.15

VIII.5.2. VERSÃO V1.2 RD7 OU MAIS RECENTE, VIII.17

VIII.6. MODEM BBC-III, VIII.20

VIII.6.1. LOCALIZAÇÃO DOS JUMPER'S, VIII.20

VIII.6.2. CONFIGURAÇÃO DOS JUMPER'S, VIII.21

VIII.7. INTERFACE RS232-C, VIII.22

VIII.7.1. DESCRIÇÃO DOS SINAIS, VIII.22

VIII.8. EMULAÇÃO DE TERMINAL, VIII.23

VIII.8.1. MENSAGENS DE ERRO (1-7000), VIII.23

VIII.8.2. TABELA EBCDIC, VIII.24

IX.1. PLACA DE CPU

IX.1.1. LOCALIZAÇÃO DOS JUMPER'S, DIP SWITCH E CONECTORES, IX.1

IX.1.2. DESCRIÇÃO DA DIP SWITCH (DSW01), IX.1

IX.1.3. DESCRIÇÃO DOS JUMPER'S, IX.2

IX.1.4. DESCRIÇÃO DOS CONECTORES, IX.2

IX.2. PLACA DE MEMÓRIA BÁSICA DE 32 BITS, IX.3

IX.2.1. LOCALIZAÇÃO DOS JUMPER'S, IX.3

IX.2.2. DESCRIÇÃO DOS JUMPER'S, IX.3

IX.3. PLACA CONTROLADORA DE VÍDEO EGA/INTERFACE COM IMPRESSORA, IX.4

IX.3.1. LOCALIZAÇÃO DOS JUMPER'S, DIP SWITCH E CONECTORES, IX.4

IX.3.2. DESCRIÇÃO DA DIP SWITCH (DSW01), IX.4

IX.3.3. DESCRIÇÃO DOS JUMPER'S, IX.6

IX.3.4. DESCRIÇÃO DOS CONECTORES, IX.7

IX.3.5. PINAGEM DO CONECTOR CNI-DB09 (MONITOR DE VÍDEO), IX.7

IX.3.6. PINAGEM DO CONECTOR CN3-DB25 (IMPRESSORA), IX.8

IX.3.7. INSTALAÇÃO DA PCI EGA NO PCXTII, IX.8

IX.3.8. INSTALAÇÃO DA PCI EGA NO PC286, IX.9

IX.4. PLACA CONTROLADORA DE DISCO + INTERFACES SERIAIS, IX.9

- IX.4.1. LOCALIZAÇÃO DOS JUMPER'S, DIP SWITCH E CONECTORES, IX.9
- IX.4.2. DESCRIÇÃO DOS JUMPER'S, IX.9
- IX.4.3. DESCRIÇÃO DOS CONECTORES, IX.11
- IX.4.4. PINAGEM DA INTERFACE SERIAL (CNO6 E CNO7), IX.12

X.1. PLACA DE CPU IS 30 PLUS/PLUS II (PLACA BÁSICA), X.1

- X.1.1. LOCALIZAÇÃO DOS JUMPER'S, DIP SWITCH E CONECTORES, X.1
- X.1.2. DESCRIÇÃO DA DIP SWITCH (DSW01), X.1
- X.1.3. CONFIGURAÇÃO DOS JUMPER'S, X.3
- X.1.4. CONECTORES DA PLACA DE CPU (PLACA BÁSICA), X.4
- X.1.5. PINAGEM DOS CONECTORES, X.4

X.2. PLACA CONTROLADORA DE WINCHESTER, X.7

- X.2.1. LOCALIZAÇÃO DOS JUMPER'S, DIP SWITCH E CONECTORES, X.7
- X.2.2. CONFIGURAÇÃO DA DIP SWITCH, X.8
- X.2.3. CONFIGURAÇÃO DOS JUMPER'S, X.10
- X.2.4. CONECTORES DA PCI CONTROLADORA DE WINCHESTER, X.10

X.3. PLACA EMS IS, X.11

- X.3.1. LOCALIZAÇÃO DAS DIP SWITCH'S, X.11
- X.3.2. DESCRIÇÃO DA DIP SWITCH (DS01), X.12
- X.3.3. DESCRIÇÃO DA DIP SWITCH (DS02), X.13

X.4. PLACA DE COMUNICAÇÃO SERIAL SÍNCRONA/ASSÍNCRONA RS 485-IS, X.15

- X.4.1. LOCALIZAÇÃO DOS JUMPER'S E CONECTORES, X.15
- X.4.2. DESCRIÇÃO DOS JUMPER'S, X.16
- X.4.3. DESCRIÇÃO DO CONECTOR CNO1 (DB25), X.17

XI.1. PLACA BÁSICA, XI.1

- XI.1.1. LOCALIZAÇÃO DAS DIP SWITCHES, CONECTORES E JUMPER'S NEO1, XI.1
- XI.1.2. LOCALIZAÇÃO DAS DIP SWITCHES, CONECTORES E JUMPER'S NEO2, XI.2
- XI.1.3. DESCRIÇÃO DAS DIP SWITCH'S, XI.3
- XI.1.4. DESCRIÇÃO DOS JUMPER'S NEO1/NEO2, XI.5
- XI.1.5. DESCRIÇÃO DOS CONECTORES NEO1/NEO2, XI.6

XI.2. PLACA DE EXTENSÃO DE MEMÓRIA DE 16 BITS, XI.7

- XI.2.1. LOCALIZAÇÃO DA DIP SWITCH, XI.7
- XI.2.2. DESCRIÇÃO DA DIP SWITCH, XI.8

XII.1. PLACA BÁSICA, XII.1

- XII.1.1. LOCALIZAÇÃO DAS DIP SWITCHES, CONECTORES E JUMPER's
NE01, XII.1
- XII.1.2. DESCRIÇÃO DAS DIP SWITCH's, XII.2
- XII.1.3. DESCRIÇÃO DOS JUMPER's, XII.3
- XII.1.4. DESCRIÇÃO DOS CONECTORES, XI.4

XIII.1. PLACA CTV (CPU), XIII.1

- XIII.1.1. LOCALIZAÇÃO DOS CONECTORES E JUMPER's, XIII.1
- XIII.1.2. DESCRIÇÃO DOS JUMPER's, XIII.2

XIII.2. CARACTERÍSTICAS DA LINHA/TERMINAL, XIII.5

XIII.3. CABO DE CONEXÃO, XIII.9

XIV.1. PLACA BÁSICA - MODELO I, XIV.1

- XIV.1.1. LOCALIZAÇÃO DOS CONECTORES E JUMPER's, XIV.1
- XIV.1.2. DESCRIÇÃO DOS JUMPER's, XIV.2
- XIV.1.3. DESCRIÇÃO DOS CONECTORES, XIV.2
- XIV.1.4. INSTALAÇÃO DOS MÓDULOS DE MEMÓRIA SIMM, XIV.3
- XIV.1.5. MAPA DE ENDEREÇOS DE I/O, XIV.5
- XIV.1.6. MAPA DE ENDEREÇOS DE MEMÓRIA, XIV.5

XIV.2. PLACA BÁSICA - MODELO II (IMPORTADA), XIV.6

- XIV.2.1. LOCALIZAÇÃO DOS CONECTORES E JUMPER's, XIV.6
- XIV.2.2. DESCRIÇÃO DOS JUMPER's, XIV.6
- XIV.2.3. DESCRIÇÃO DOS CONECTORES, XIV.7
- XIV.2.4. INSTALAÇÃO DOS MÓDULOS DE MEMÓRIA SIMM, XIV.7

XIV.3. PLACA MULTI I/O (USADA COM A PLACA BÁSICA MOD.11), XIV.9

- XIV.3.1. LOCALIZAÇÃO DOS CONECTORES, XIV.9
- XIV.3.2. DESCRIÇÃO DOS CONECTORES, XIV.9
- XIV.3.3. LOCALIZAÇÃO JUMPER'S, XIV.10
- XIV.3.4. DESCRIÇÃO DOS JUMPER'S, XIV.10

XIV.4. PLACA SUPER-VGA (TVGA), XIV.12

- XIV.4.1. LOCALIZAÇÃO DOS CONECTORES E JUMPER'S, XIV.12
- XIV.4.2. DESCRIÇÃO DOS JUMPER'S, XIV.12
- XIV.4.3. CONECTOR DB15/DB9, XIV.13
- XIV.4.4. EXPANSÃO DE MEMÓRIA, XIV.13

XV.1. PLACA BÁSICA IS486 D33E/S20E, XV.1

- XV.1.1. LOCALIZAÇÃO DOS CONECTORES, DIP SWITCHES E JUMPER'S, XV.1
- XV.1.2. DESCRIÇÃO DA DIP SWITCH (SW1), XV.2
- XV.1.3. DESCRIÇÃO DOS JUMPER'S, XV.2
- XV.1.4. DESCRIÇÃO DOS CONECTORES, XV.2
- XV.1.5. INSTALAÇÃO DOS MÓDULOS, XV.3
- XV.1.6. MAPEAMENTO DE I/O, XV.4

XV.2. PLACA BÁSICA IS 486 P33E, XV.5

- XV.2.1. LOCALIZAÇÃO DOS CONECTORES E JUMPER'S, XV.5
- XV.2.2. DESCRIÇÃO DOS JUMPER'S, XV.5
- XV.2.3. DESCRIÇÃO DOS CONECTORES, XV.6
- XV.2.4. INSTALAÇÃO DOS MÓDULOS, XV.6

XV.3. PLACA SUPER-VGA (TVGA), XV.6

XV.4. PLACA INTERFACE SCSI (EISA) - ADAPTEC AHA-1740, XV.6

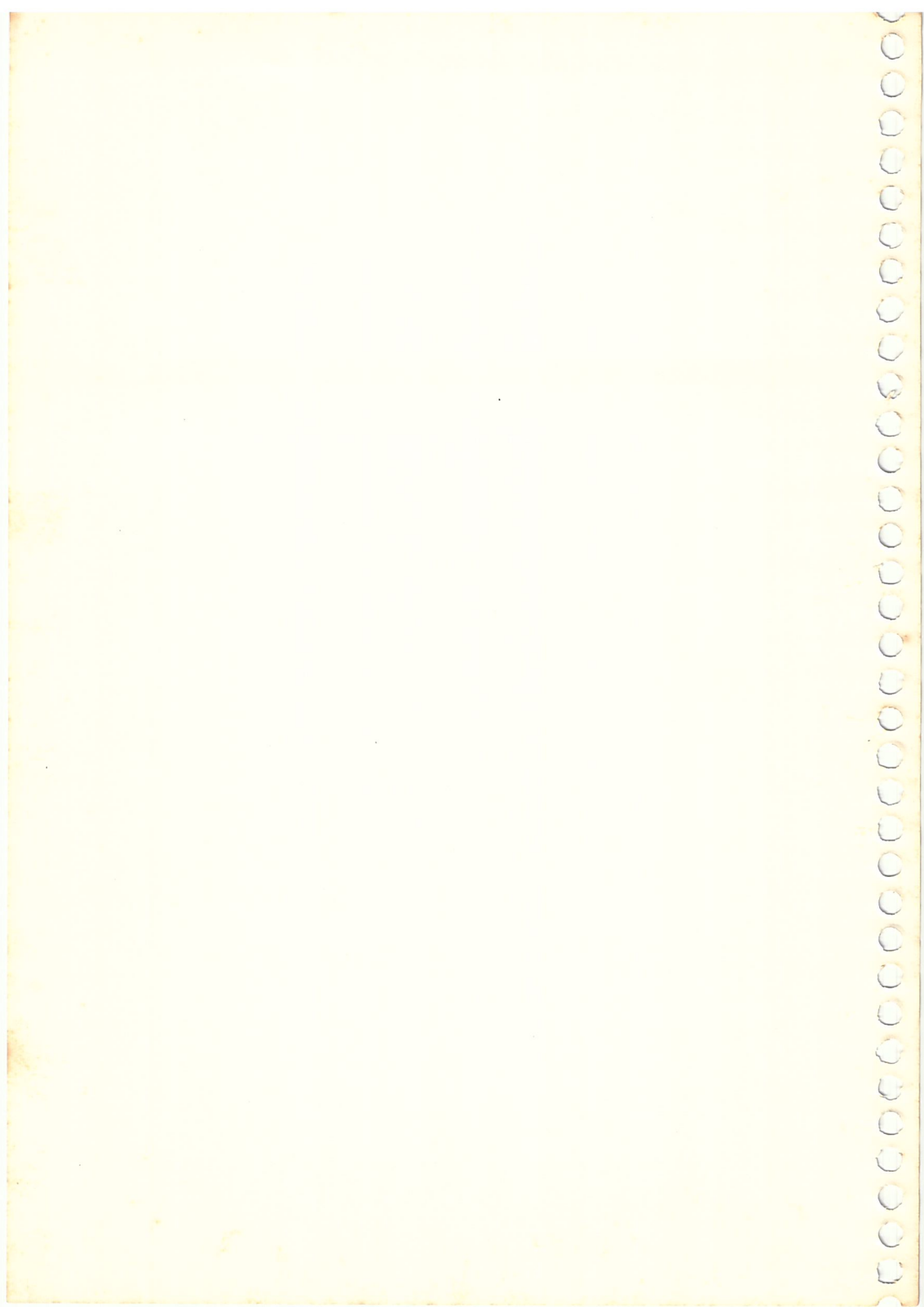
- XV.4.1. INSTALAÇÃO, XV.6
- XV.4.2. DIAGNÓSTICO DE FALHAS (LED DE ERRO), XV.7

A. TABELA DE WINCHESTER, A.1

- A.1. TABELA DE WINCHESTER PARA PC286/IS286 UTILIZANDO SETUP V3.3
R02 (25.08.89) E BIOS 1.1R06, A.1
- A.2. TABELA DE WINCHESTER PARA PC386/IS386 UTILIZANDO SETUP V3.3
R02 (25.08.89) E BIOS 1.0R02, A.3

Itautec

CAPÍTULO I: MÓDULO BASE 1-7000



ÍNDICE

I.1. PLACA BÁSICA, I.1

- I.1.1. LOCALIZAÇÃO DOS JUMPER'S E DIP SWITCH NEO3/NEO4, I.1
- I.1.2. CONFIGURAÇÃO DA DIP SWITCH NEO1/NEO2, I.2
- I.1.3. CONFIGURAÇÃO DA DIP SWITCH NEO3/NEO4/NEO5, I.2
- I.1.4. DESCRIÇÃO DOS JUMPER'S E DIP SWITCH NEO5, I.4
- I.1.5. LOCALIZAÇÃO DOS JUMPER'S E DIP SWITCH NEO5, I.4
- I.1.6. DESCRIÇÃO DOS JUMPER'S NEO5, I.5
- I.1.7. CONECTOR DA INTERFACE SERIAL NEO4/NEO5, I.6

I.2. CONTROLADORA DE DISQUETE 8", I.7

- I.2.1. LOCALIZAÇÃO E CONFIGURAÇÃO DA DIP-SWITCH, I.7

I.3. CONTROLADORA DE DISQUETE 5.1/4", I.8

- I.3.1. LOCALIZAÇÃO E CONFIGURAÇÃO DOS JUMPER'S, I.8

I.4. EXPANSÃO 64K E INTERFACE SERIAL, I.9

- I.4.1. LOCALIZAÇÃO DOS JUMPER'S, I.9
- I.4.2. DESCRIÇÃO DOS JUMPER'S, I.9

I.5. INTERFACE COAXIAL VÍDEO/IMPRESSORA STD, I.10

- I.5.1. LOCALIZAÇÃO DOS JUMPER'S, I.10
- I.5.2. DESCRIÇÃO DOS JUMPER'S, I.10

I.6. COMUNICAÇÃO REDE LOCAL, I.11

- I.6.1. LOCALIZAÇÃO E CONFIGURAÇÃO DOS JUMPER'S; I.11
- I.6.2. DESCRIÇÃO DOS JUMPER'S, I.11

I.7. COMUNICAÇÃO DISCADA/VIDEOTEXTO, I.12

- I.7.1. LOCALIZAÇÃO DA DIP SWITCH, I.12
- I.7.2. DESCRIÇÃO DA DIP SWITCH, I.12

I.8. INTERFACE TELEX SEM CPU, I.13

- I.8.1. LOCALIZAÇÃO DAS DIP SWITCH'S, I.13
- I.8.2. DESCRIÇÃO DAS DIP SWITCH'S I.13

I.9. INTERFACE TELEX COM CPU, I.14

- I.9.1. LOCALIZAÇÃO DAS DIP SWITCH'S E DESCRIÇÃO DOS LED'S, I.14
- I.9.2. DESCRIÇÃO DOS JUMPER'S, I.14
- I.9.3. DESCRIÇÃO DA DIP SWITCH, I.15
- I.9.4. MÓDULO STAND-BY - POSICIONAMENTO DOS JUMPER'S, I.16
- I.9.5. MÓDULO STAND-BY - DESCRIÇÃO DOS JUMPER'S, I.16
- I.9.6. CABOS DE INTERFACE, I.17
- I.9.7. TOMADA TELEGRÁFICA, I.17

I.10. CONCENTRADORA DE 3 MICROS, I.18

- I.10.1. LOCALIZAÇÃO DOS JUMPER'S, I.18
- I.10.2. DESCRIÇÃO DOS JUMPER'S, I.18
- I.10.3. CABOS DE INTERFACE, I.19
- I.10.4. POSIÇÃO DOS JUMPER'S P/ O ATUAL SOFTWARE APLICATIVO, I.20
- I.10.5. CARACTERÍSTICA DOS QUATRO CANAIS DE COMUNICAÇÃO, I.20
- I.10.6. ENDEREÇOS P/ OS TERMINAIS CONECTADOS À PLACA, I.21

Conectores do Painel Traseiro

D E F G

A B C

H

DP01

J K

JP02

JP01

JUMPER EXTRA

CH 01
CH 02
CH 03
CH 04
CH 05
CH 06
CH 07
CH 08
CH 09
CH 10
CH 11
CH 12

1.1.2. CONFIGURAÇÃO DA DIP SWITCH NEO1/NEO2

NÚMERO SW	POSIÇÃO	CARACTERÍSTICA
01	aberto	Para uso do cartucho de teste do micro
01	fechado	Para uso normal
02	aberto	Campo numérico não protegido (no SET)
02	fechado	Campo numérico protegido (no SET)
03		Não usado
04	aberto	Teclado APL e gerador APL
04	fechado	Teclado STANDARD e gerador GCT
05 e 06	aberto/aberto	Driver BR850 ou 9406-2 (face dupla)
05 e 06	aberto/fechado	Driver BR850 ou 9406-2 (face dupla)
05 e 06	fechado/aberto	Driver 9404 (face simples)
05 e 06	fechado/fechado	Driver BR800 (face simples)
07	aberto	Vídeo colorido
07	fechado	Vídeo preto e branco
08	aberto	Vídeo de 80 colunas
08	fechado	Vídeo de 40 colunas

1.1.3. CONFIGURAÇÃO DA DIP SWITCH NEO3/NEO4/NEO5

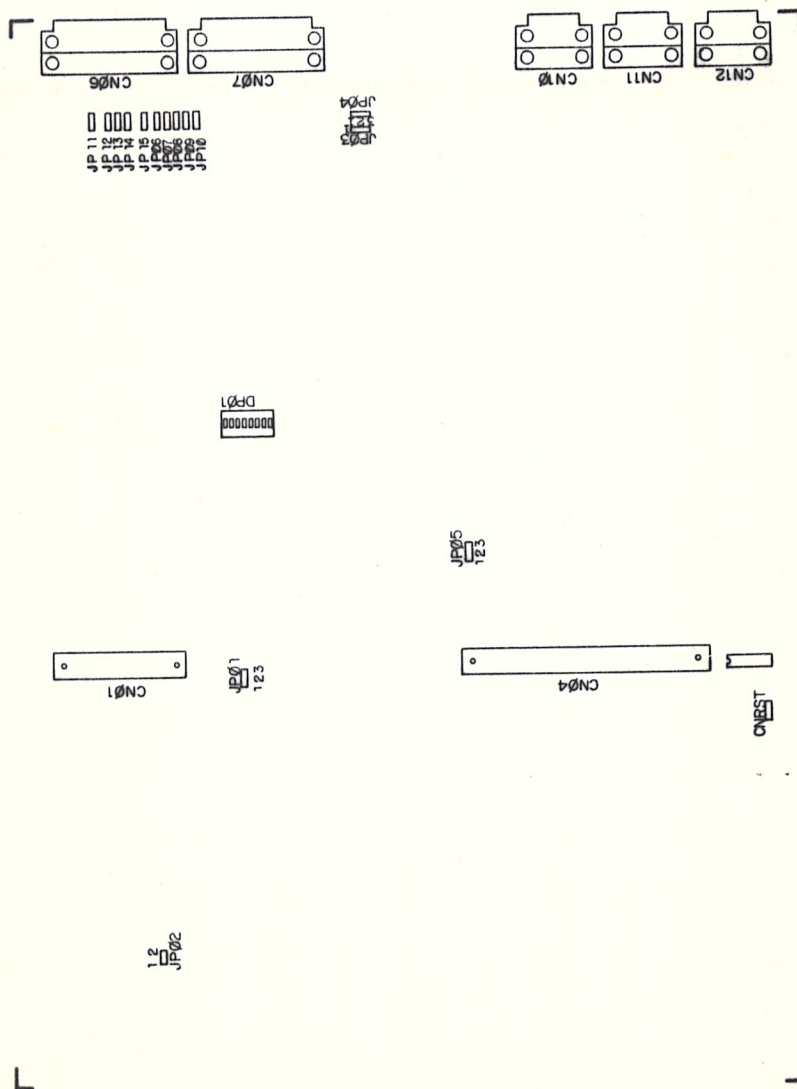
NÚMERO	POSIÇÃO	CARACTERÍSTICA
01	aberta	Para usar cartucho de teste
01	fechada	Para uso normal
02	aberta	Campo numérico não protegido
02	fechada	Campo numérico protegido
03 e 07	aberta/aberta	Monitor (cristal de 14,043 MHz)
03 e 07	aberta/fechada	Monitor (cristal de 12,9 MHz)
03 e 07	fechada/aberta	TV colorida (cristal de 14,043 MHz)
03 e 07	fechada/fechada	Inválido
04	aberta	Teclado e gerador de caracteres APL
04	fechada	Teclado e gerador de caracteres GCT
05 e 06	aberta/aberta	Unidade de disquete de 8" BR800 Flexdisk
	ou	9406-2 Elebra - Face Dupla
05 e 06	aberta/fechada	Unidade de disq. de 8" 9404 Elebra face
	fechada/aberta	simples
05 e 06		Unidade de disquete de 8" BR800 Flexdisk
	fechada/fechada	face Simples
08		Não utilizado

1.1.4. DESCRIÇÃO DOS JUMPER'S NEO3/NEO4

NÚMERO	POSIÇÃO	CARACTERÍSTICA
CH01	fechado	Endereço de I/O para software atual
CH02	fechado	Endereço de I/O para software atual
CH03	aberto	Endereço de I/O para software atual
CH04	fechado	Endereço de I/O para software atual
CH05	fechado	Endereço de I/O para software atual
CH06	fechado	Endereço de I/O para software atual
CH07	fechado	Endereço de I/O para software atual
CH08	fechado	Endereço de I/O para software atual
CH09	fechado	Endereço de I/O para software atual
CH010	fechado	Endereço de I/O para software atual
CH011	aberto	Endereço de I/O para software atual
CH012	fechado	Endereço de I/O para software atual
JPD1	1-2	Para uso da pci expansão de disquete
	1-3	Para não usar placa de expansão
JPD2	fechado	Uso normal do micro
	aberto	Teste de Free Run da CPU
A	1-2	RS 232-C
	1-3	Loop de Corrente
B	1-2	RS 232-C (com sinal CTS)
	1-3	Loop de Corrente/RS 232-C (s/ CTS)
C	1-2	RS 232-C
	1-3	Loop de Corrente
D	1-2	RS 232-C
	1-3	Loop de Corrente
E	1-2	RS 232-C
	1-3	Loop de Corrente
F	1-2	RS 232-C
	1-3	Loop de Corrente
G	1-2	RS 232-C
	1-3	Loop de Corrente
*H	1-2	RS 232-C
	1-3	Loop de Corrente
*I	1-2	RS 232-C e Loop assíncrono e síncrono
	1-3	com clock fornecido pelo terminal
	1-2	RS 232-C e Loop assíncrono e síncrono
	1-3	com clock fornecido pelo modem
*J	1-2	RS 232-C e Loop assíncrono
	1-3	RS 232-C síncrono
*K	1-2	T.V.
	1-3	Monitor de Vídeo
*K	1-2	T.V.
	1-3	Monitor de Vídeo
JUMPER	P/uso 8202-A1	Colocar jumper em C100 e colocar os resistores R205 e R206
EXTRA	P/uso 8202-A	Colocar o capacitor C100 e não colocar os resistores R205 e R206

OBSERVAÇÃO: (*) Apenas para NEO4

1.1.5. LOCALIZAÇÃO DOS JUMPER'S E DIP SWITCH NE05



1.1.6. DESCRIÇÃO DOS JUMPER'S NEO5

JUMPER	POSICÃO	DESCRIÇÃO
JP01	1-2	Sem placa controladora de floppy 8"
	2-3	Com placa controladora de floppy 8"
JP02	aberto	Posição para teste (free run)
	fechado	Funcionamento normal
JP03	1-2	Seleciona cristal de vídeo de 12,9 MHz
	2-3	Seleciona cristal de vídeo de 14,04MHz
JP04	1-2	Seleciona cristal de vídeo de 12,9 MHz
	2-3	Seleciona cristal de vídeo de 14,04MHz
JP05	1-2	Uso de memórias de vídeo de 2Kx8, Devem ser desconectados os pinos 1,2,27,28 da RAM(somente texto e semigráfico)
	2-3	Modo gráfico com RAM de 8K x 8
JP06	1-2	TxD (pino 19-8251) - TxD Loop
	2-3	- TxD RS 232
JP07	1-2	CTS (pino 17-8251) - terra
	2-3	- pino 5 do CN06 via conversor de nível
JP08	1-2	RxD (pino 03-8251) - RxD Loop
	2-3	- RxD RS 232
JP09	1-2	RxC (pino 25-8251) - gerador de baud
	2-3	- RxC do CN06 p.17
JP10	1-2	TxC (pino 09-8251) - gerador de baud
	2-3	- TxC do CN06 p.15
JP11	1-2	TxD (pino 2,25-CN06) - conversor Loop
	2-3	- conversor RS 232
JP12	1-2	Pino 20 CN06 - RxRet Loop
	2-3	- DTR RS 232
JP13	1-2	Pino 24 CN06 - RxRet Loop
	2-3	- baud rate (clock)
JP14	1-2	Pino 6,22 CN06 - TxRet Loop
	2-3	- DSR RS 232
JP14	1-2	RxD (pino 3,23-CN06) - conversor Loop
	2-3	- conversor RS 232

1.1.7. CONECTOR DA INTERFACE SERIAL NEO4/NEO5

INTERFACE SERIAL (DB25 FÊMEA)

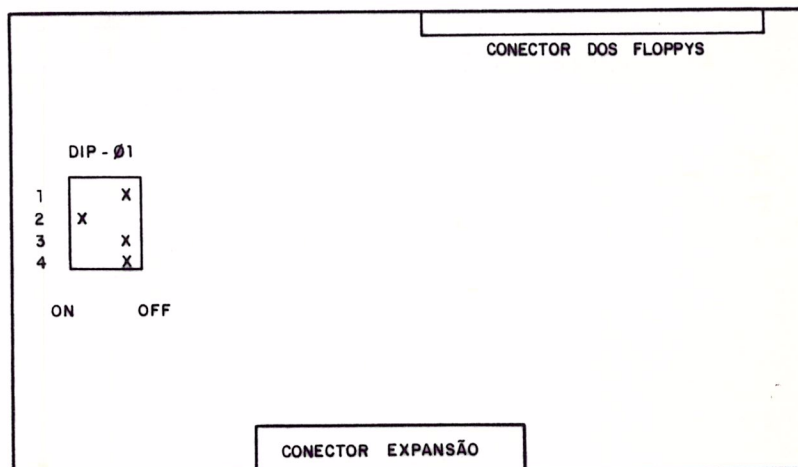
01 - GND	17 - RxCLOCK
02 - Tx0/TxD (Loop)	18 - -12V
03 - Rx0/RxD (Loop)	20 - DTR/RxRet (Loop)
04 - RTS	21 - +12V
05 - CTS	22 - TxRet (Loop)
06 - DSR/TxRet (Loop)	23 - Rx0 (Loop)
07 - GND	24 - RxRet (Loop)
15 - TxCLOCK	25 - Tx0 (Loop)

INTERFACE SERIAL (DB25 FÊMEA) NEO5

Todos os sinais permanecem; foi incluído ao pino 24
clock externo:
24 - RxRet (Loop)/CLOCK EXTERNO

1.2. CONTROLADORA DE DISQUETE 8"

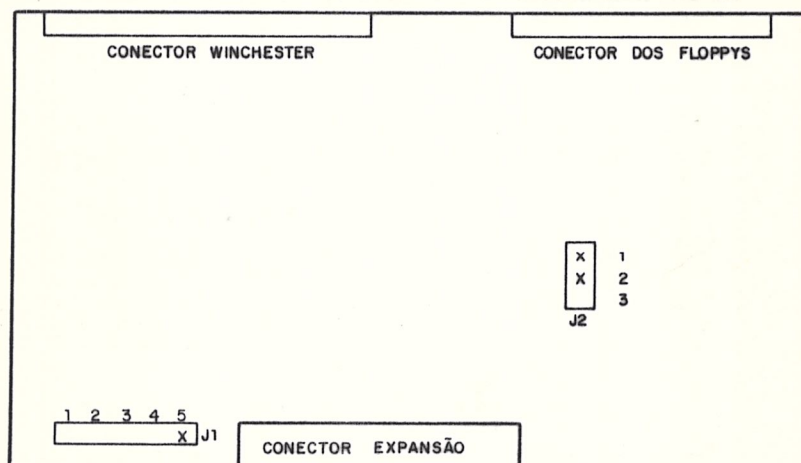
1.2.1. LOCALIZAÇÃO E CONFIGURAÇÃO DO DIP-SWITCH



OBS.: Esta Dip configura os endereços dos I/Os desta PCI. A configuração usada é a mostrada acima.

1.3. CONTROLADORA DE DISQUETE 5.1/4"

1.3.1. LOCALIZAÇÃO E CONFIGURAÇÃO DOS JUMPER'S

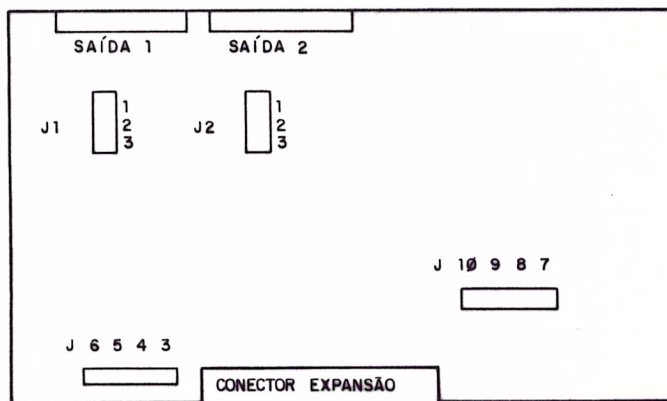


J1 - Seleciona Banco de Expansão para buffer da PCI

J2 - 1-2 - Operação Normal
2-3 - Manutenção (laboratório)

1.4. EXPANSÃO 84K E INTERFACE SERIAL

1.4.1. LOCALIZAÇÃO DOS JUMPER'S



1.4.2. DESCRIÇÃO DOS JUMPER'S

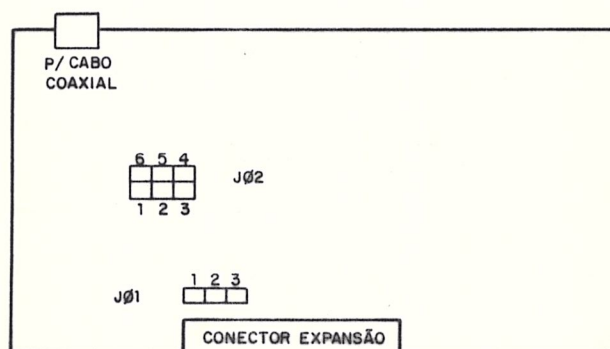
- J01 e J02 - 1-2 Com sinal CTS
 2-3 Sem sinal CTS (aterrado)
 J03 - Seleciona INT1 para a primeira USART
 J04 - Seleciona INT2 para a primeira USART
 J05 - Seleciona INT2 para a segunda USART
 J06 - Seleciona INT4 para a segunda USART

OBSERVAÇÃO: (J03, J04) e (J05, J06) são excludentes, ou seja, se J03 estiver colocado J04 não deve ser colocado, se J05 estiver colocado não é usado J06. Outra restrição é quanto a INT2, que pode ser usado apenas em uma USART.

(J07, J08, J09, J10) = (J03, J04, J05, J06), respectivamente.

1.5. INTERFACE COAXIAL VÍDEO/IMPRESSORA STD

1.5.1. LOCALIZAÇÃO DOS JUMPER'S



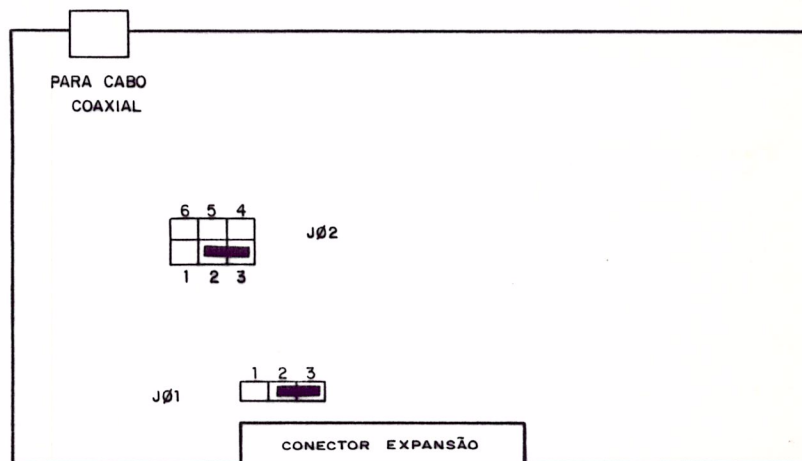
1.5.2. DESCRIÇÃO DOS JUMPER'S

- J01 - 1-2 Para terminal de vídeo
2-3 Para impressora
J02 - 1-2 Para terminal de vídeo
4-5 Para impressora

OBSERVAÇÃO: Deve ser ligado no placão NE03 e NE04:
6845 (Display Enable) 8255 (PBO)
Pino 18 pino 14

1.6. COMUNICAÇÃO REDE LOCAL

1.6.1. LOCALIZAÇÃO E CONFIGURAÇÃO DOS JUMPER'S



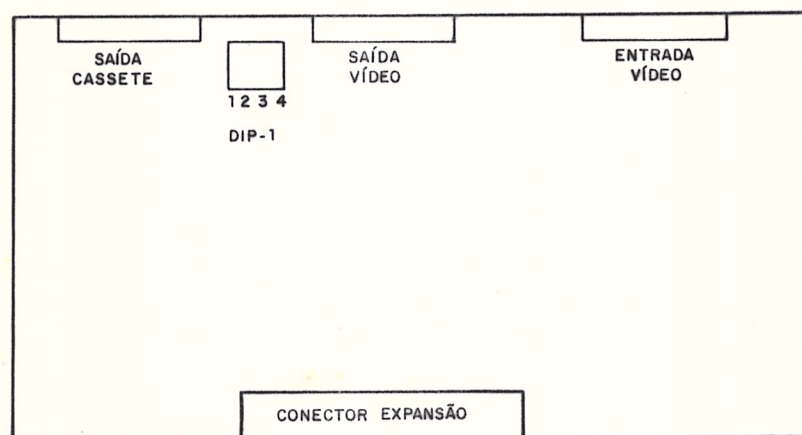
1.6.2. DESCRIÇÃO DOS JUMPER'S

J01 - Definição da interrupção (IR4)

J02 - Define endereço da interface com o Micro (8255)

1.7. COMUNICAÇÃO DISCADA/VÍDEO/TEXTO

1.7.1. LOCALIZAÇÃO DA DIP-SWITCH

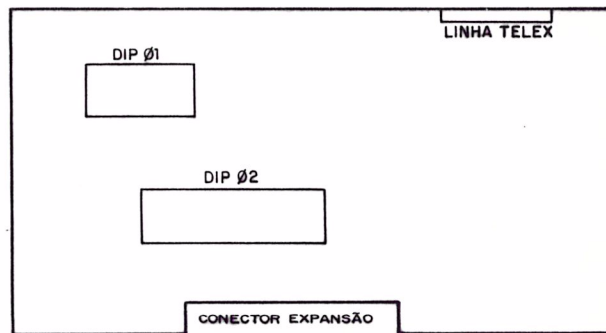


1.7.2. DESCRIÇÃO DA DIP SWITCH

	1	2	3	4
MONITOR DE VÍDEO (TTL)	OFF	OFF	OFF	OFF
TELEVISOR (1 VPP)	ON	ON	ON	OFF

I.8. INTERFACE TELEX SEM CPU

I.8.1. LOCALIZAÇÃO DAS DIP-SWITCHES

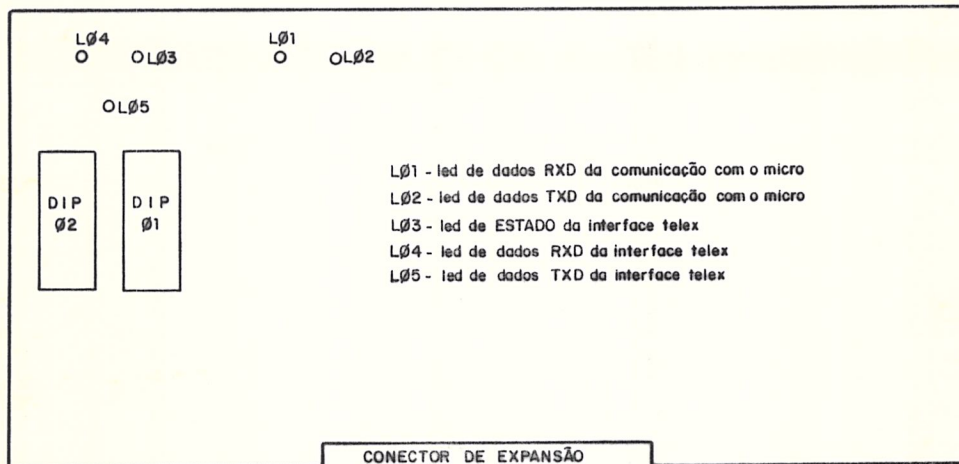


I.8.2. DESCRIÇÃO DAS DIP-SWITCHES

DIP 01	DIP 02
1 - ON	1 - OFF
2 - ON	2 - OFF
3 - ON	3 - ON
4 - ON	4 - OFF
	5 - OFF
	6 - OFF
	7 - OFF
	8 - OFF

1.9. INTERFACE TELEX COM CPU

1.9.1. LOCALIZAÇÃO DAS DIP-SWITCHES E DESCRIÇÃO DOS LED'S



1.9.2. DESCRIÇÃO DOS JUMPER'S

JUMPER	FUNÇÃO	AUTO TESTE		NORMAL	
		LOOP	RS232	LOOP	RS232
JP01	Free run	aberto	aberto	aberto	aberto
JP02	TX	1-3	1-2	1-3	1-2
JP03	RX	1-3	1-2	1-3	1-2
JP04	TX Clock (loop)	aberto	aberto	1-2	aberto
JP05	RX Clock (loop)	aberto	aberto	1-2	aberto
JP06	CTS: full	1-2	1-2	1-2	1-2
	half	1-2	1-2	1-3	1-3
JP07	RXC (51)	1-2	1-2	aberto	1-2
JP08	RXC (EXT+51)	1-2	1-2	aberto	1-2
JP09	TXC (51)	1-2	1-2	aberto	1-2
JP10	TXC (EXT+51)	1-2	1-2	aberto	1-2
JP11	TXD-RXD	1-2	1-2	aberto	aberto
JP12	DTR-DSR	1-2	1-2	aberto	aberto
JP13	RTS-CTS	1-2	1-2	aberto	aberto
JP14	Loop TXD Ret	1-2	1-2	aberto	aberto
JP15	Loop TXD	1-2	1-2	aberto	aberto
JP16	Loop TXD Ret	1-2	1-2	aberto	aberto
JP17	Loop RXD	1-2	1-2	aberto	aberto
JP18	Loop Telex	1-2	1-2	aberto	aberto
JP19	Loop Telex	1-2	1-2	aberto	aberto

1.9.3. DESCRIÇÃO DA DIP-SWITCH

	CHAVE	FUNÇÃO
DS01	1	Normal/Teste da tomada telegráfica
	2, 3	(*) Número de caracteres por linha
	4, 5	(*) Espacejamento da linha
	6, 7, 8	Escolha do indicativo (tabela I)
DS02	1, 2, 3	Vel. Com. com telex (tabela II)
	4, 5, 6	Vel. Com. com micro (tabela III)
	7	(*) Comunic. síncrona/assíncrona micro
	8	Não usado

(*) Não disponível ainda.

TABELA I

DS01			VELOCIDADE DE COMUNICAÇÃO (BPS)
CH6	CH7	CH8	
ON	ON	ON	IND1
ON	ON	OFF	IND1
ON	OFF	ON	IND1
ON	OFF	OFF	IND1
OFF	ON	ON	IND1
OFF	ON	OFF	IND1
OFF	OFF	ON	IND1
OFF	OFF	OFF	IND1

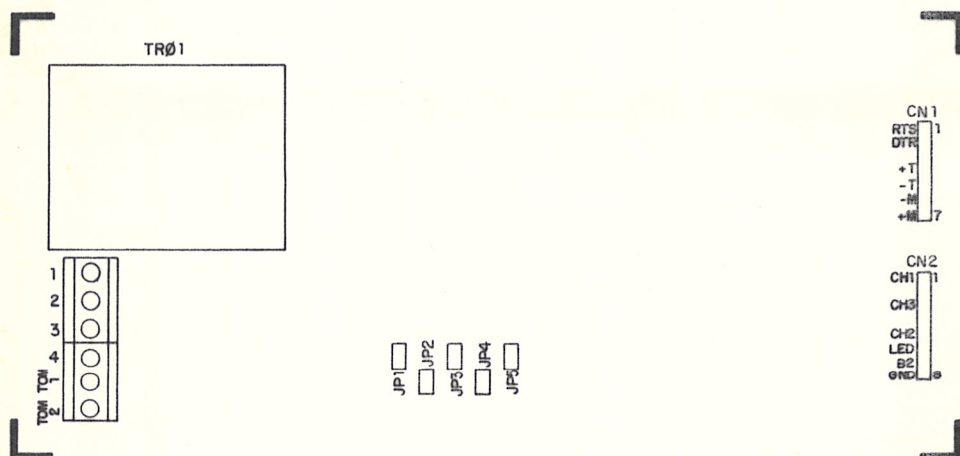
TABELA II

DS02			VELOCIDADE DE COMUNICAÇÃO (BPS)
CH6	CH7	CH8	
ON	ON	ON	50
ON	ON	OFF	75
ON	OFF	ON	100
ON	OFF	OFF	110
OFF	ON	ON	200
OFF	ON	OFF	300
OFF	OFF	ON	400
OFF	OFF	OFF	600

TABELA III

DS02			VELOCIDADE DE COMUNICAÇÃO (BPS)
CH4	CH5	CH6	
ON	ON	ON	100
ON	ON	OFF	200
ON	OFF	ON	300
ON	OFF	OFF	600
OFF	ON	ON	1200
OFF	ON	OFF	2400
OFF	OFF	ON	4800
OFF	OFF	OFF	9600

1.9.4. MÓDULO STAND-BY - POSICIONAMENTO DOS JUMPER'S



1.9.5. MÓDULO STAND-BY - DESCRIÇÃO DOS JUMPER'S

JUMPER	AUTO TESTE	NORMAL
JP01	FECHADO	ABERTO
JP02	* ABERTO	FECHADO
JP03	FECHADO	ABERTO
JP04	* FECHADO	ABERTO
JP05	* FECHADO	ABERTO

* Muda conforme o teste aplicado

1.9.6. CABOS DE INTERFACE

PLACA TELEX

I-7000 (INTERFACE SERIAL)

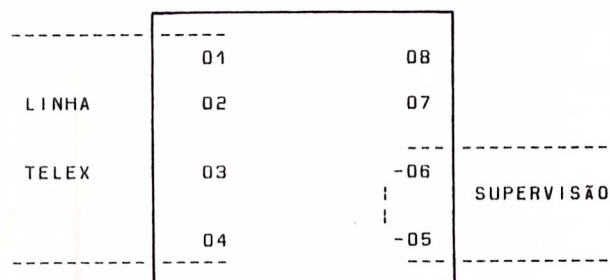
01 - GND	GND - 01
02 - TXD	RXD - 02
03 - RXD	RXD - 03
04 - RTS	CTS - 07
05 - CTS	RTS - 15
07 - GND	GND - 07
15 - RxCLK	TxCLK - 17
17 - TxCLK	RxCLK - 15

PLACA STAND-BY

PLACA TELEX

01 - TOMADA	SUSPENSÃO TOMADA - 01
02 - LNA	- M - 02
04 - LNB	+ M - 04
05 - GND	RELÉ TERRA - 05
06 - RTS	RTS - 06
07 - DTR	DTR

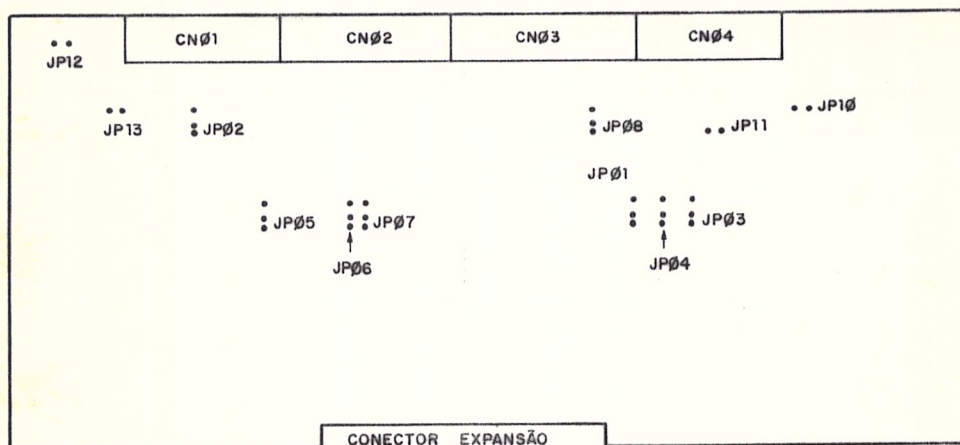
1.9.7. TOMADA TELEGRÁFICA



PINOS 1 e 4 - Entrada da Linha Telex
5 e 6 - Supervisão (jumper)

1.10. CONCENTRADORA DE 3 MICROS

1.10.1. LOCALIZAÇÃO DOS JUMPER'S



1.10.2. DESCRIÇÃO DOS JUMPER'S

CONECTOR	JUMPER	POSIÇÃO	DESCRIÇÃO
CN01	JP02	Superior	RTS grampeado em +12V
	JP02	Inferior	RTS ativo (CI21)
	JP05	Superior	CTS externo ativo (CI21)
	JP05	Inferior	CTS aterrado
	JP06	Superior	RXC clock externo
	JP06	Inferior	RXC clock interno (CI21)
	JP07	Superior	TXC clock externo
	JP07	Inferior	TXC clock interno
CN02	JP12	Ligado	Teste Conexão à terra do Loop
	JP12	Desligado	Em regime
	JP13	Ligado	Teste Conexão ao +12V V. do Loop
	JP13	Desligado	Em regime
CN03	JP10	Ligado	Teste Conexão à terra do Loop
	JP10	Desligado	Em regime
	JP11	Ligado	Teste Conexão ao +12V V. do Loop
	JP11	Desligado	Em regime

CONECTOR	JUMPER	POSICÃO	DESCRIÇÃO
CND4	JP01	Superior	CTS externo ativo (C122)
	JP01	Inferior	CTS aterrado
	JP03	Superior	TXC clock externo
	JP03	Inferior	TXC clock interno
	JP04	Superior	RXC clock externo
	JP04	Inferior	RXC clock interno
	JP08	Superior	RTS grampeado em +12V
	JP08	Inferior	RTS ativo normal (C122)

I.10.3. CABOS DE INTERFACE

1. LIGAÇÃO VIA MODEM

PLACA CONCENTRADORA
DE 3 MICROS (CND4)

MODEM (DB25)

02		TxD		02
03		RxD		03
04		RTS		04
05		CTS		05
07		GND		07
15		TXC		15
17		RXC		17
20		DTR		20

2. LIGAÇÃO DIRETA COM A TCU OU UCCI

PLACA CONCENTRADORA
DE 3 MICROS (CND4)

TCU ou UCCI (DB25)

02	...	TxD		RxD		03
03	...	RxD		TxD		02
04	...	RTS		RTS		04
05	...	CTS		CTS		05
07		GND				07
15		TxC				15
17		RxC				17

3. LIGAÇÃO COM OS TERMINAIS

PLACA CONCENTRADORA
DE 3 MICROS (DB09)PCxt ou I-7000 (NE05)
(DB25)

02		TxD		23
04		RxD		22
07		TxRet		24
08		RxRet		25

4. LIGAÇÃO COM OS TERMINAIS

PLACA CONCENTRADORA
DE 3 MICROS (DB09)

1-7000 (NE04)
(DB25)

02.....	TXD.....	03
04.....	RXD.....	06
07.....	TXret.....	20
08.....	RXret.....	02

1.10.4.POSIÇÃO DOS JUMPER'S PARA O ATUAL SOFTWARE APLICATIVO

JP01: CTS do CND4 - posição superior - CTS externo ativo
JP02: RTS do CND1 - posição inferior - RTS ativo
JP03: TXC do CND4 - posição superior - clock externo
JP04: RXC do CND4 - posição superior - clock externo
JP05: CTS do CND1 - posição superior - CTS externo ativo
JP06: RXC do CND1 - posição inferior - clock interno
JP07: TXC do CND1 - posição inferior - clock interno
JP08: RTS do CND4 - posição inferior - RTS ativo
JP10: Devem permanecer desligados
JP11: Devem permanecer desligados
JP12: Devem permanecer desligados
JP13: Devem permanecer desligados

OBS.: Caso o sistema não funcione com esta configuração, verificar se os sinais no modem estão ativos ou grampeados. Se estiverem grampeados, alterar os jumper's dos sinais CTS e RTS na placa.

1.10.5.CARACTERÍSTICA DOS QUATRO CANAIS DE COMUNICAÇÃO

CND1: Conector DB25 para RS232-C assíncrono
CND2: Conector DB09 para Loop de Corrente padrão Itautec
CND3: Conector DB09 para Loop de Corrente padrão Itautec
CND4: Conector DB25 para RS232-C síncrono

I.10.6. ENDEREÇOS PARA OS TERMINAIS CONECTADOS À PLACA

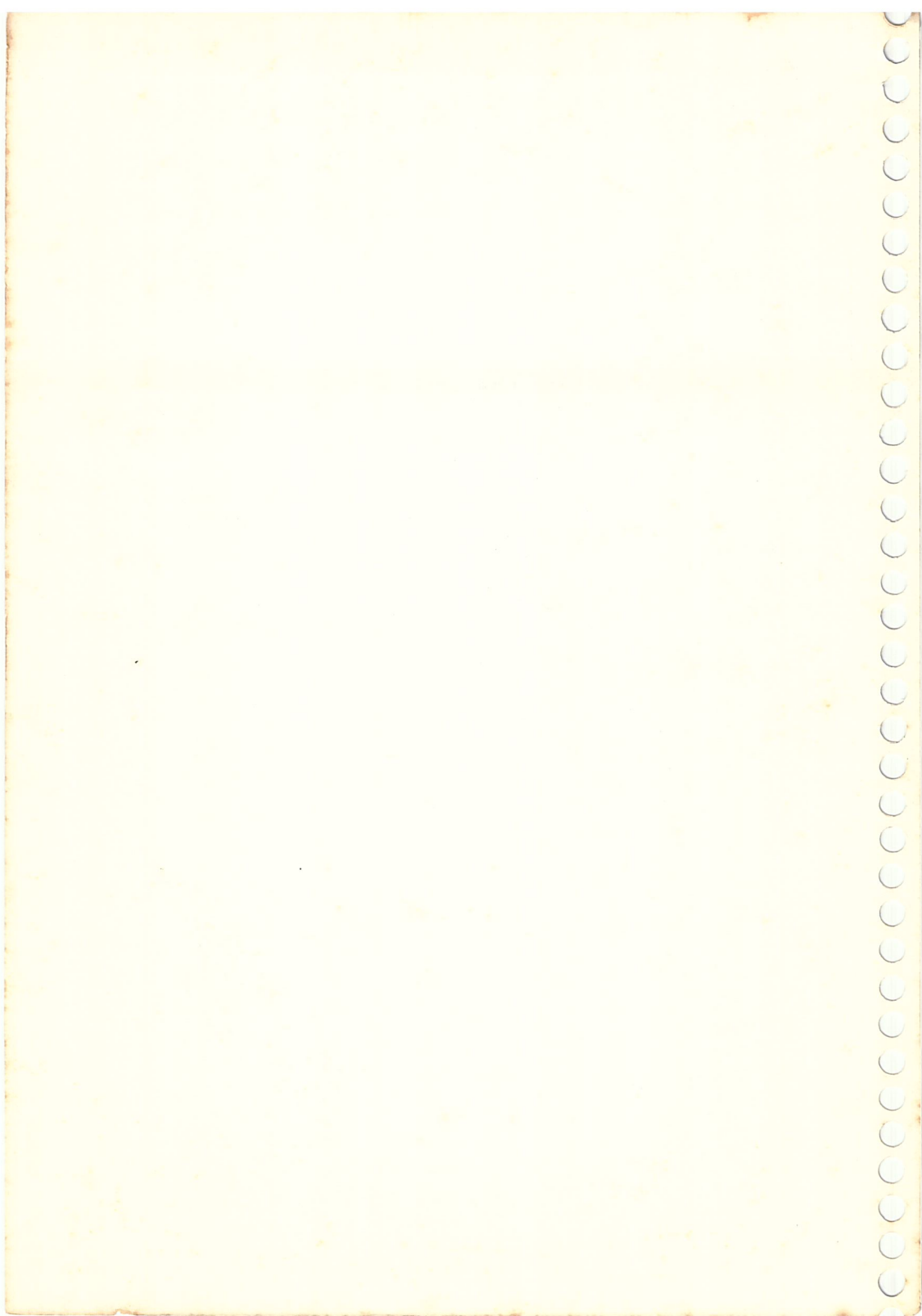
CN01 - 40H Vídeo
G1H Impressora

CN02 - G2H Vídeo
G3H Impressora

CN03 - G4H Vídeo
G5H Impressora

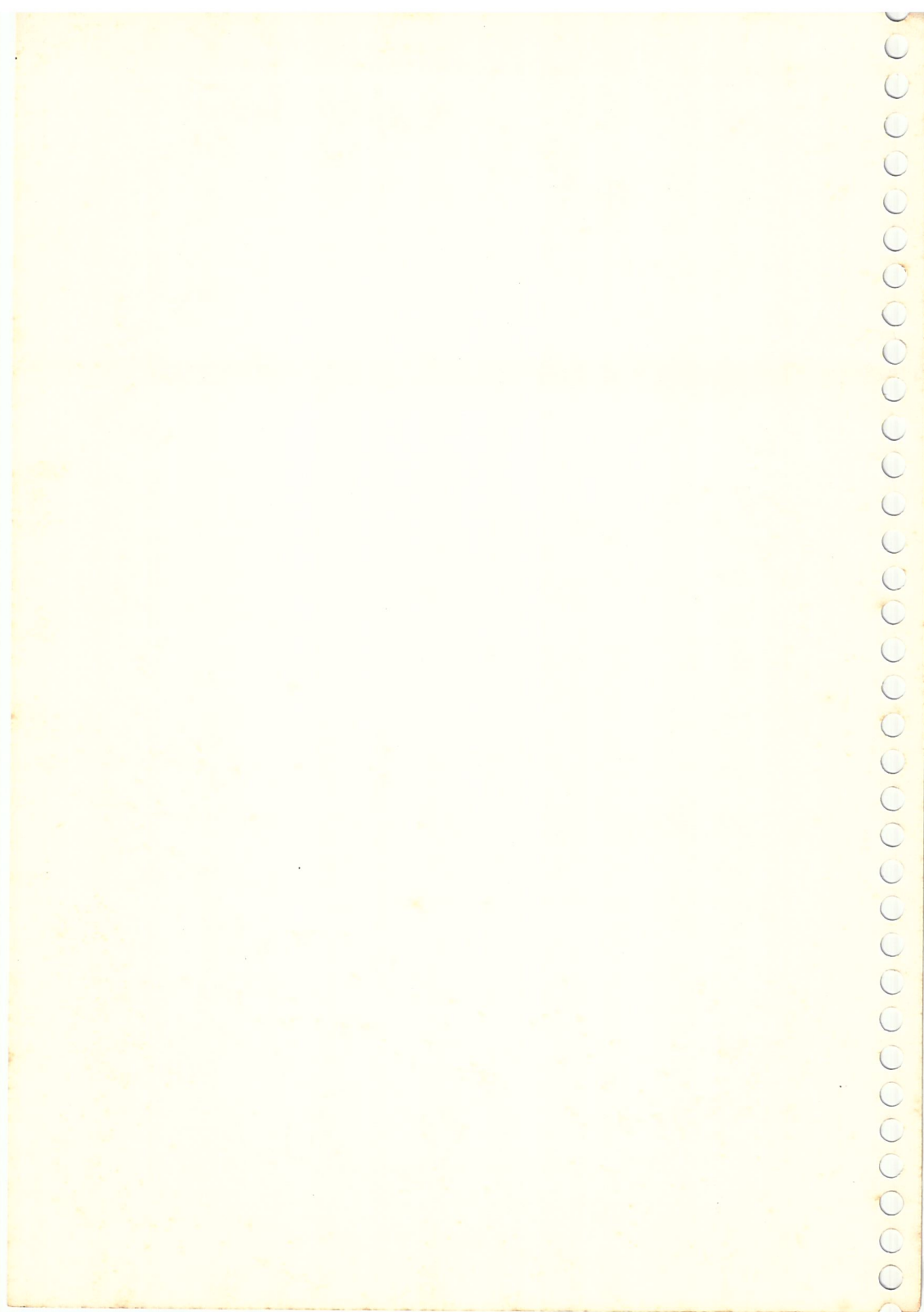
CN04 - 40H Unidade de Controle

OBS.: Endereço 40H da controladora default da fábrica.
Para outros endereços, é necessário modificar a
posição 1CH da EPROM (27128 - 16K x 8).



Itautec

CAPÍTULO II: MÓDULO BASE I-7000 PGxt/PGxt II



ÍNDICE

II.1. PLACA DE GPU, II.1

- II.1.1. LOCALIZAÇÃO DOS JUMPER'S E DIP SWITCH, II.1
- II.1.2. CONFIGURAÇÃO DA DIP SWITCH, II.1
- II.1.3. CONFIGURAÇÃO DOS JUMPER'S , II.2
- II.1.4. DESCRIÇÃO DOS CONECTORES, II.2

II.2. MEMÓRIA E INTERFACE SERIAL, II.3

- II.2.1. LOCALIZAÇÃO DOS JUMPER'S E DIP-SWITCHES, II.3
- II.2.2. CONFIGURAÇÃO DOS JUMPER'S, II.3
- II.2.3. DESCRIÇÃO DOS JUMPER'S E DIP-SWITCHES, II.4
- II.2.4. CONECTOR DE INTERFACE SERIAL, II.4

II.3. CONTROLADORA DE FLOPPY E INTERFACE COM WINCHESTER, II.5

- II.3.1. LOCALIZAÇÃO DA DIP-SWITCH, II.5
- II.3.2. CONFIGURAÇÃO DA DIP-SWITCH ATÉ VERSÃO 1.2, II.5
- II.3.3. CONFIGURAÇÃO DA DIP-SWITCH APÓS VERSÃO 1.3, II.6

II.4. CONTROLADOR DE VÍDEO E INTERFACE COM IMPRESSORA, II.8

- II.4.1. LOCALIZAÇÃO E DESCRIÇÃO DOS JUMPER'S, II.8
- II.4.2. DESCRIÇÃO DOS CONECTORES, II.8

II.5. COMUNICAÇÃO DISCADA/VIDEOTEXTO, II.9

- II.5.1. LOCALIZAÇÃO DOS JUMPER'S E DIP-SWITCH, II.9
- II.5.2. DESCRIÇÃO DOS TRIMPOT'S E DIP-SWITCH, II.9
- II.5.3. DESCRIÇÃO DOS CONECTORES, II.10

11.6. CONCENTRADORA DE 3 MICROS, 11.11

- 11.6.1. LOCALIZAÇÃO DOS JUMPER'S E DIP-SWITCH, 11.11
- 11.6.2. CONFIGURAÇÃO DOS JUMPER'S, 11.12
- 11.6.3. DESCRIÇÃO DA DIP, 11.13

11.7. INTERFACE COAXIAL/REDE LOCAL, 11.14

- 11.7.1. LOCALIZAÇÃO DOS ESTRAPES, 11.14
- 11.7.2. DESCRIÇÃO DOS ESTRAPES, 11.14

11.8. INTEGRADA I/O, 11.15

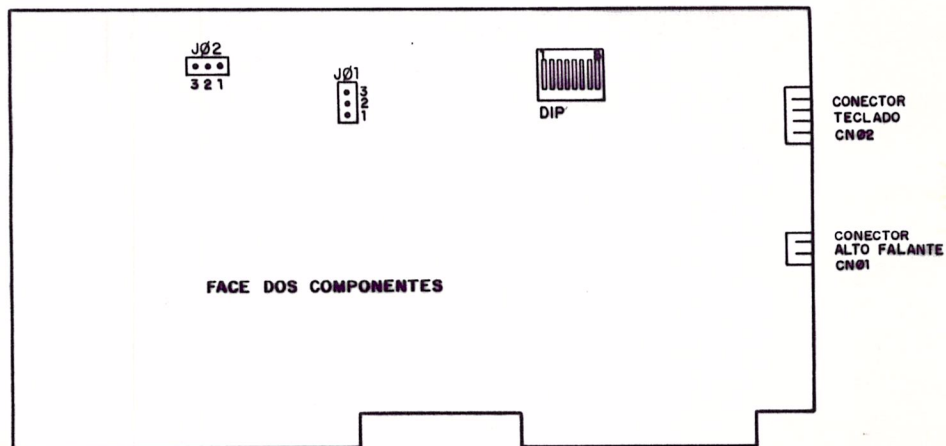
- 11.8.1. LOCALIZAÇÃO DOS ESTRAPES, DIP-SWITCH E CONECTORES NEO1, 11.15
- 11.8.2. DESCRIÇÃO DOS ESTRAPES DA PLACA NEO1, 11.16
- 11.8.3. DESCRIÇÃO DA DIP-SWITCH DA PLACA NEO1, 11.16
- 11.8.4. CONECTORES DA PLACA NEO1, 11.17
- 11.8.5. LOCALIZAÇÃO DOS ESTRAPES, DIP-SWITCH E CONECTORES NEO2, 11.18
- 11.8.6. DESCRIÇÃO DOS ESTRAPES DA PLACA NEO2, 11.19
- 11.8.7. DESCRIÇÃO DA DIP-SWITCH DA PLACA NEO2, 11.19
- 11.8.8. CONECTORES DA PLACA NEO2, 11.20

11.9. PLACA EMS, 11.21

- 11.9.1. LOCALIZAÇÃO DOS JUMPER'S E DIP-SWITCHES, 11.21
- 11.9.2. DIP-SWITCH SW1 - ENDEREÇO DOS REGISTRADORES DE JANELA, 11.22
- 11.9.3. DIP-SWITCH SW1 - ENDEREÇO DAS INTERFACES SERIAIS, 11.23
- 11.9.4. DESCRIÇÃO DA DIP-SWITCH SW2, 11.23
- 11.9.5. DESCRIÇÃO DAS DIP-SWITCHES SW3, SW4 E JUMPER'S, 11.25

11.1. PLACA DE GPU

11.1.1. LOCALIZAÇÃO DOS JUMPER'S E DIP SWITCH



11.1.2. CONFIGURAÇÃO DA DIP SWITCH

D1: OFF - Operação normal do micro
ON - Auto teste contínuo

D2: ON - Sem 8087
OFF - Com 8087

D3 e D4: Sempre em OFF (256 Kbytes de RAM)

D5	D6	Tipo de Controladora de Vídeo
ON	ON	Sem vídeo
OFF	ON	Vídeo colorido (40 x 25)
ON	OFF	Vídeo colorido (80 x 25)
OFF	OFF	Vídeo monocromático IBM

D7	D8	Quantidade de Driver 5,1/4"
ON	ON	1 Driver 5,1/4"
OFF	ON	2 Driver's 5,1/4"
ON	OFF	3 Driver's 5,1/4"
OFF	OFF	4 Driver's 5,1/4"

11.1.3. CONFIGURAÇÃO DOS JUMPER'S (PLACA NEO2)

J1	J2	Clock do 8088-2
1-2	1-2	4,7 MHz ao ligar
2-3	2-3	8,0 MHz ao ligar
1-2	2-3	8,0 MHz ao ligar e alterna a cada reset
2-3	1-2	4,7 MHz ao ligar e alterna a cada reset

11.1.4. DESCRIÇÃO DOS CONECTORES

CND1

1 - VCC

2 - SPEAKER

CND2

1 - NC

2 - NC

3 - Reset

4 - Polarizado

5 - Clock

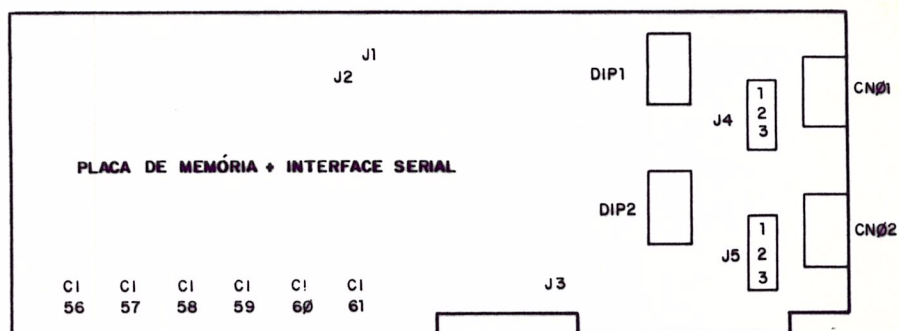
6 - NC

7 - Data

8 - NC

11.2. MEMÓRIA E INTERFACE SERIAL

11.2.1. LOCALIZAÇÃO DOS JUMPER'S E DIP-SWITCHES



11.2.2. CONFIGURAÇÃO DOS JUMPER'S

Configuração do banco de memória	J1	J2	Máx.
04 bancos de 64K ou um banco de 256K	aberto	aberto	256K
01 banco de 256K e até 3 de 64K	fechado	fechado	448K
02 bancos de 256K	aberto	fechado	512K
02 bancos de 256K e 02 de 64K	aberto	fechado	640K
03 bancos de 256K	aberto	fechado	640K
03 bancos de 256K	fechado	fechado	736K

J3: - aberto, configura como 1a. placa
 - fechado, configura como 2a. placa

11.2.3. DESCRIÇÃO DOS JUMPER'S E DIP-SWITCH

Para selecionarmos qual dos três modos de operação é o desejado, deve ser setado DIP1 e J4 para a primeira interface e DIP2 e J5 para a segunda interface.

DIP1 ou DIP2	RS232	LOOP ITAUTEC	LOOP IBM
01	OFF	OFF	ON
02	OFF	OFF	ON
03	OFF	OFF	ON
04	OFF	ON	OFF
05	OFF	ON	OFF
06	OFF	OFF	ON
07	ON	OFF	OFF
08	ON	OFF	OFF
J4	1-2	2-3	1-2
J5	1-2	2-3	1-2

OBS.: Os CI's 56 e 61 podem conter somente EPROM's 2764, enquanto que os CI's 60, 59, 58 e 57 podem conter EPROM's 2764 ou RAM's estáticas de 8K x 8.

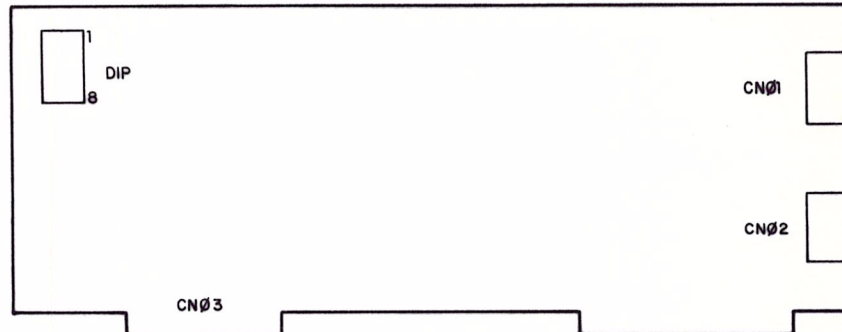
11.2.4. CONECTOR DE INTERFACE SERIAL

CONECTOR DB25

01 - GND	09 - XMIT CL DATA
02 - TxD	11 - XMIT CL DATA
03 - RxD	18 - RCV CLD
04 - RTS	20 - DTR
05 - CTS	22 - TxRET
06 - DSR	23 - RxD
07 - GND	24 - RxRET
08 - CD	25 - TxD

11.3. CONTROLADORA DE FLOPPY E INTERFACE COM WINCHESTER

11.3.1. LOCALIZAÇÃO DA DIP SWITCH



- . CNØ1 - Conector do Winchester
- . CNØ2 - Conector dos driver's de 5,1/4" externos ou fita streamer externa
- . CNØ3 - Conector dos driver's de 5,1/4" internos ou fita streamer interna

11.3.2. CONFIGURAÇÃO DA DIP SWITCH ATÉ VERSÃO 1.2

- D1 - Habilita memória EPROM (BIOS-WINCHESTER) residente na interface quando ON.
- D2 e D3 - Definem endereços da placa controladora (WD 1002-SHD) para comandos; devem ficar em OFF.
- D4 e D5 - Definem o tipo de UNIDADE DE DISCO RÍGIDO conforme a tabela.

D4	D5	TIPO DE WINCHESTER
ON	ON	05 Mbytes
OFF	ON	10 Mbytes
ON	OFF	40 Mbytes
OFF	OFF	60 Mbytes

D6 e D7 - Devem seguir a seguinte definição:

D6 = D4

D7 = D5

D8 - Não é utilizado.

11.3.3. CONFIGURAÇÃO DA DIP SWITCH APÓS VERSÃO 1.3

TIPO				CAPACIDADE FORMATADA	CAPACIDADE NÃO FORMATADA	FABRICANTE	MODELO
D7	D6	D5	D4				
ON	ON	ON	ON	21,3 M	25,4 M	QUALITRON BASF/ITAUTEC ELEBRA/SEAGATE	QW 520 6188 R3
ON	ON	ON	OFF	23,9 M	28,5 M	ELEBRA	W 520-S
ON	ON	OFF	ON	39,9 M	47,7 M	ELEBRA	W 540 S
ON	ON	OFF	OFF	55,9 M	66,8 M	ELEBRA	W 560-S
ON	OFF	ON	OFF	10,6 M	12,7 M	MULTIDIGIT FLEXIDISK	DW 1011 DW 1031 BR412
ON	OFF	OFF	ON	42,9 M	51,2 M	MICROLAB	DFW 5050
ON	OFF	OFF	OFF	25,8 M	30,8 M	FLEXIDISK	FR 130
OFF	ON	ON	ON	43,0 M	51,4 M	FLEXIDISK	FR 150
OFF	ON	ON	OFF	60,1 M	72,0 M	FLEXIDISK	FR 170
OFF	ON	OFF	ON	21,3 M	25,4 M	FLEXIDISK	BR425
OFF	ON	OFF	OFF	71,2 M	85,2 M	DIGIREDE	DGR- W525 /85

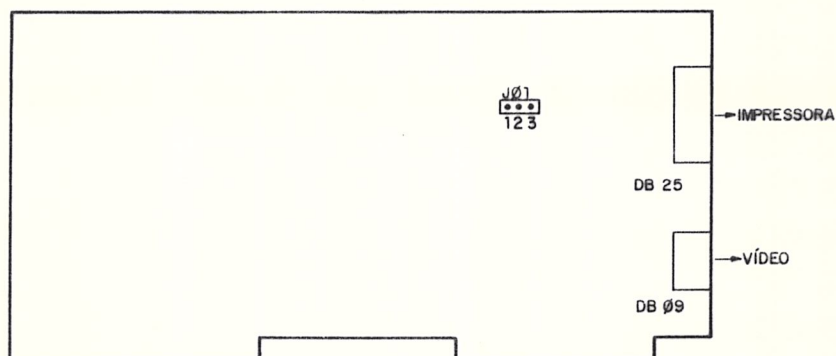
D1 - Habilita memória EPROM (BIOS-WINCHESTER) residente na interface quando ON.

D1 e D3 - Definem endereços da placa controladora (WD 1002-SHD) para comandos; devem ficar em OFF.

OBS.: Formatação: 17 setores por trilha
setor com 512 bytes

11.4. CONTROLADOR DE VÍDEO E INTERFACE COM IMPRESSORA

11.4.1. LOCALIZAÇÃO E DESCRIÇÃO DO JUMPER



J01 - Define o tipo de equipamento conectado ao DB25:

J01 na posição 1-2 = periférico unidirecional
(operação normal) -
Impressora

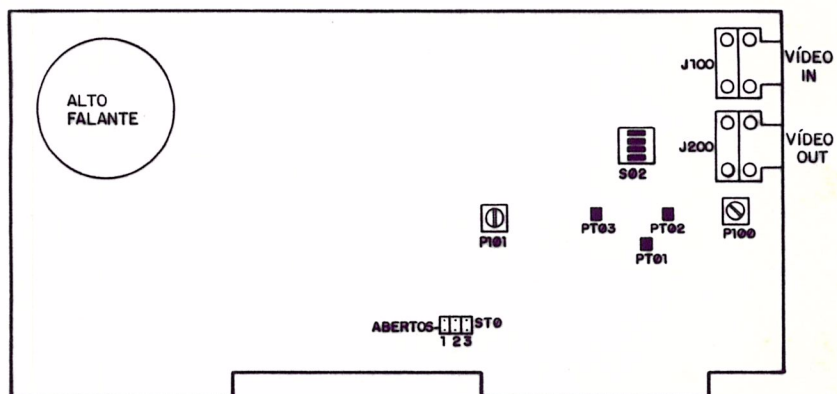
J01 na posição 2-3 = periférico bidirecional -
Gravador de EPROM

11.4.2. DESCRIÇÃO DOS CONECTORES

D89	1 - R	1 - Strobe
	2 -	2 - D0
	3 - G	3 - D1
	4 - I	4 - D2
	5 - B	5 - D3
	6 - Hsync	6 - D4
	7 -	7 - D5
	8 - Vsync	8 - D6
	9 - GND	9 - D7
		10 - ACK
		11 - BUSY
		12 - PE
		13 - SLCT (ON-LINE)
		14 - AUTO FDxT
		15 - ERROR - (FAULT)
		16 - INIT
		17 - SLCT IN
		18 a 25

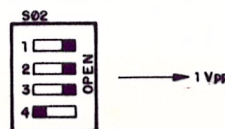
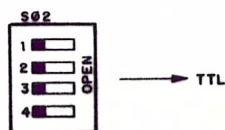
11.5. COMUNICAÇÃO DISCADA/VIDEO TEXTO

11.5.1. LOCALIZAÇÃO DOS JUMPER'S E DIP SWITCH



11.5.2. DESCRIÇÃO DOS TRIMPOT'S E DIP SWITCH

P100 - Ajuste de simetria do sinal de saída
P101 - Ajuste do nível de transmissão (médio = 0,98 Vpp)



11.5.3. DESCRIÇÃO DOS CONECTORES

1100

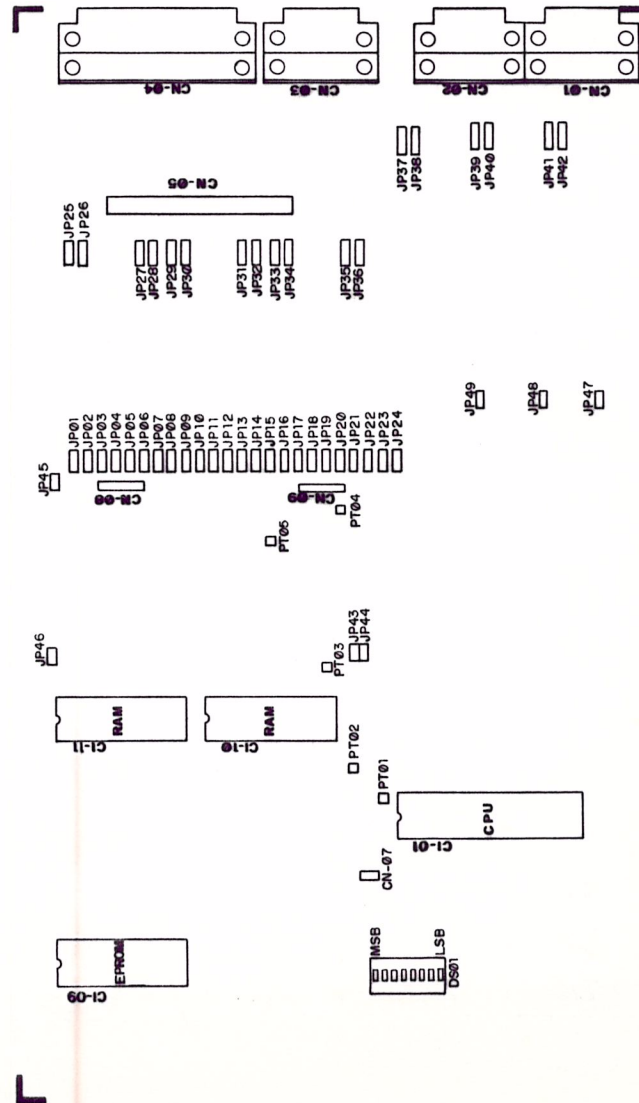
1 - R
2 - GND
3 - G
4 - I
5 - B
6 - Hsync
7 -
8 - Vsync
9 - GND

1200

1 - R
2 - GND
3 - G
4 - I
5 - B
6 - Hsync
7 - Video Composto
8 - Vsync
9 - GND

11.6. CONCENTRADORA DE 3 MICROS

11.6.1. LOCALIZAÇÃO DOS JUMPER'S E DIP SWITCH



11.6.2. CONFIGURAÇÃO DOS JUMPER'S

JUMPER	CANAL	SINAL	DESCRIÇÃO	POSIÇÃO	
				ESQ.	DIR.
JP02	01	TXDA	As saídas dos canais 1, 2 e 3 podem jumpeadas para Loop (CN01, CN02 e CN03) ou RS232-C (CN05)	LOOP	RS
JP05	01	RXDA		LOOP	RS
JP06	02	TXDA		LOOP	RS
JP12	02	RXDA		LOOP	RS
JP18	03	TXDA		LOOP	RS
JP20	03	RXDA		LOOP	RS
JP41	01	TXDA	O transmissor de Loop's pode ser ativo ou passivo. O receptor será sempre passivo	ATIV	PASS
JP42	01	TXDA		ATIV	PASS
JP39	02	TXDA		ATIV	PASS
JP40	02	TXDA		ATIV	PASS
JP37	03	TXDA		ATIV	PASS
JP38	03	TXDA		ATIV	PASS
JP03	01	TXC	Os canais podem utilizar clock interno (fornecido pelo 8253) ou externo (fornecido pelo modem)	INT	EXT
JP04	01	RXC		INT	EXT
JP09	02	TXC		INT	EXT
JP11	02	RXC		INT	EXT
JP16	03	TXC		INT	EXT
JP21	03	RXC		INT	EXT
JP22	04	RXC	8253-OUT1 (canal 4)	EXT	INT
JP23	04	TXC	8253-OUT2 (canais 1, 2 e 3)	EXT	INT
JP26	01	RXC	O conector de saída dos canais (1, 2, 3 e 4) podem receber os sinais TXC e RXC do modem ou fornecer estes sinais	REC	FOR
JP27	01	TXC		REC	FOR
JP29	02	RXC		REC	FOR
JP30	02	TXC		REC	FOR
JP33	03	TXC		REC	FOR
JP34	03	RXC		REC	FOR
JP35	04	TXC		REC	FOR
JP36	04	RXC		REC	FOR
JP01	01	CTS	Os sinais CTS, RTS e CD de cada canal podem estar ativas ou grampeadas	GRA	ATIV
JP08	01	CD		GRA	ATIV
JP25	01	RTS		ATIV	GRA
JP10	02	CTS		GRA	ATIV
JP13	02	CD		GRA	ATIV
JP28	02	RTS		ATIV	GRA
JP15	03	CD		GRA	ATIV
JP17	03	CTS		GRA	ATIV
JP31	03	RTS		ATIV	GRA
JP14	04	CD		GRA	ATIV
JP24	04	CTS		GRA	ATIV
JP32	04	RTS		ATIV	GRA

JUMPER	CANAL	SINAL	DESCRIÇÃO	POSIÇÃO	
				ESQ.	DIR.
JP07	02	RTS/ SYNDET	0 pino 10 da 8274 pode ser programa do para ser RTS ou SYNDET	SYN	RTS
JP19	03	RTS/ SYNDET		SYN	RTS
JP45	01	SYNDET	0 pino SYNDET poderá ser programado		
JP07	02	SYNDET	para ser entrada ou saída.		
JP19	03	SYNDET	- entrada: com jumper		
JP46	04	SYNDET	- saída : sem jumper		

Os jumper's JP47, JP48 e JP49 são utilizados apenas na jig de teste, devendo ficar abertos.

11.6.3. DESCRIÇÃO DA DIP

Fornece o endereço de polling da placa, em binário.

Exemplos:

ENDEREÇO	DIP SWITCH							
	CH8	CH7	CH6	CH5	CH4	CH3	CH2	CH1
40 HEX	0	1	0	0	0	0	0	0
C1 HEX	1	1	0	0	0	0	0	1
C3 HEX	1	1	0	0	0	0	1	1