

Objeto

Descrição Funcional - TERMINAL VIDEOTEXTO I-1060 VTXII

3.1.3) Demodulador e Receptor de linha

O circuito demodulador do LUCY tem como entrada o sinal modulado em FSK já filtrado e quadrado, através do pino FSKIN, o qual é demodulado através de um método de "Contagem de Pulso" que consiste em converter em um pulso negativo de duração controlada cada detecção de cruzamento de zero. O sinal "Pseudo-Analógico" obtido é fornecido no pino DOCDI caracterizando-se por possuir um nível DC médio cujo valor decresce linearmente com a frequência (Fig. 5). O propósito do filtro pós-detecção é passar o nível DC e os componentes de baixa-frequência correspondentes aos dados e rejeitar os componentes de maior frequência correspondentes às harmônicas do sinal FSK. A característica de amplitude do filtro pós-detecção é mostrado na Fig. 4. A maior frequência que deve passar é 600 Hz correspondendo a um padrão de dados 01010101.... Em relação à Fig. 6b pode-se ver que 600 Hz está 60 dB abaixo, ao passo que a componente em 2,6 KHz (a 2ª harmônica mais baixa de 1,3 KHz) está 29 dB abaixo. O sinal resultante é enviado então a um comparador (C1105-LM339) e a saída deste comparador ao pino RXDATA DO LUCY. O potenciômetro P200 (47 k) é utilizado como ajuste para compensar tolerâncias de componentes, "Off-Set" e corrente de polarização. Para ajuste do filtro é necessário programar o LUCY no modo transmissão 1200 baud (sem conexão à linha) e transmitir continuamente caracteres "U" com paridade par (o que corresponde a um padrão de dados 01010101...). Com o demodulador ativo, o nível do comparador deve ser ajustado de modo que a forma de onda em RXDATA seja simétrica.

Objeto

Descrição Funcional - TERMINAL VIDEOTEXTO I-1060 VTXII

O formato da palavra de dados é 10 bits: um "start bit" ("0"), sete bits de dados, um de paridade e um "stop bit". Quando os 10 bits de dados são recebidos, os oito bits de dados são carregados no registrador R4 (receive holding register) e flag LRXRDY vai para "1", indicando um dado pronto para leitura. Quando R4 é lido, o flag LRXRDY vai para "0". (Maiores detalhes no "Data-Sheet" do SAA5070).

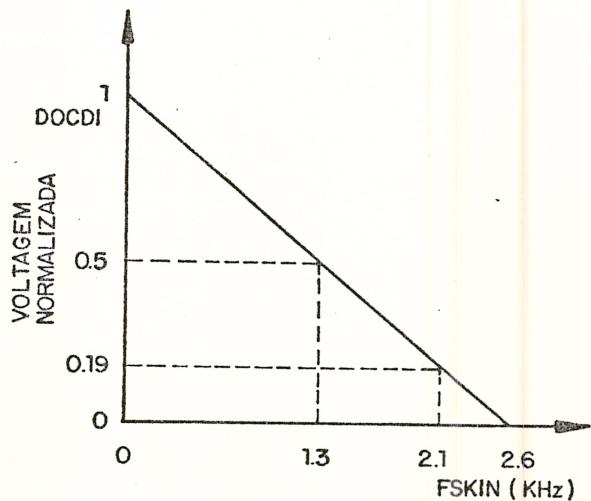


FIG. "5" DOCDI X FSKIN

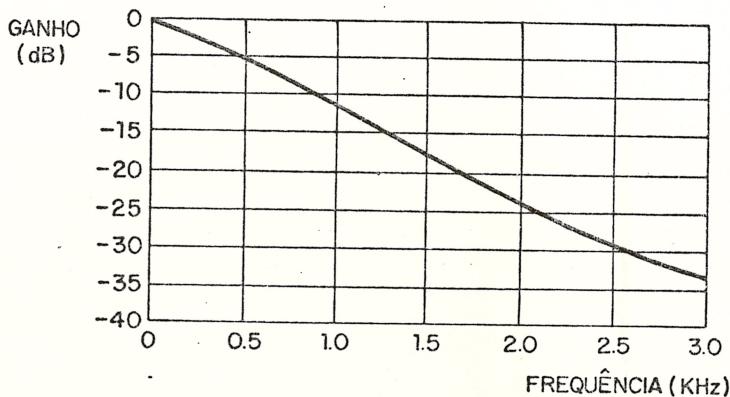


FIG. "5A" Característica de amplitude do filtro pós-detecção

Objeto

Descrição Funcional - TERMINAL VIDEOTEXTO I-1060 VTXII

3.1.4) Detetor de Portadora

Quando uma conexão é estabelecida com o computador, um sinal de portadora (1.3 KHz) é transmitido do computador ao terminal VTX. Quando esta portadora é detectada um outro tom de portadora (450 Hz) é enviado do terminal ao computador. Uma vez detectada esta portadora, o computador transmite a sequência STX/ENQ/ETX, esperando pelo código de identificação do terminal completando a conexão com o envio da primeira página. No início de uma conexão, tons tais como tom de linha, ocupado, discagem, "bips" etc, estarão presentes na linha. Estes tons são ricos em harmônicas que estão na faixa de 1.3 a 2.1 KHz. Se os sinais correspondentes a esses tons fossem enviados diretamente ao pino FSKIN do LUCY através do filtro de recepção, seria possível que estes sinais fossem confundidos com a portadora de 1.3 KHz causando o mal-funcionamento do terminal.

Para evitar esta possibilidade, o pino FSKIN é inicialmente desabilitado, e o sinal recebe uma filtragem mínima no filtro de detecção de portadora antes de ser quadrado e enviado ao pino CARDET do LUCY. Isto permite que a portadora 1.3 KHz não seja confundida com tons e espúrios na linha.

O filtro detetor da portadora consiste do primeiro estágio do filtro de recepção (passa-baixa: CI101B) seguido de um estágio passa-alta (CI104A - LM324). O sinal é então quadrado no comparador LM 339 (CI103B) e enviado ao pino CARDET do LUCY. Quando o sinal de portadora (1.3 KHz) é detectado no pino CARDET por pelo menos 2 segundos, o pino FSKIN é automaticamente habilitado e o pino CARDET desabilitado.

Objeto

Descrição Funcional - TERMINAL VIDEOTEXTO I-1060 VTXIT

3.1.5) Detetor de Nível

A TELEBRÁS especifica uma faixa de níveis de sinais nas quais o terminal deve operar corretamente. Sendo M o nível de sinal recebido, temos:

$M \leq -48$ dBm fica caracterizado ausência de portadora

$M \geq -43$ dBm fica determinado presença de portadora

Assim, um circuito detetor de nível monitora o sinal de entrada e inibe os sinais antes de chearem nos pinos CARDET e FSKIN se o sinal estiver fora dos valores acima.

O sinal para o detetor de nível vem do estágio limitador do filtro de recepção (I104B). A ação do circuito é determinada pelo estado da saída do comparador I103D (LM339). Quando esta saída está no nível "1", T101 (BC548) estará cortado e o sinal do circuito quadrador é enviado ao pino FSKIN. Do mesmo modo, a saída do circuito quadrador do sinal CARDET é habilitada via D106 (1N914). Uma saída baixa em I103D, inibe os sinais FSKIN e CARDET. Sem sinal de entrada, uma tensão de "OFF SET" é aplicada às entradas de I103D através de R161 (180 μ r), forçando sua saída "Open-Collector" para "1". O capacitor C134 (100 μ F) se carregará através de R165 (1M μ) e R166 (100 Kr), forçando a saída de I103D para "0", de modo que os pinos FSKIN e CARDET são desabilitados. Se um sinal de amplitude suficiente é agora aplicado à entrada não-inversora de I103D, então por parte de cada ciclo, a tensão na entrada não-inversora será menor do que na entrada inversora, forçando a saída do comparador para "0". Isto permite que o capacitor C134 se descarregue através de R166. O valor relativo entre R165 e R166 força que a constante de tempo quando carregando é muito maior do que quando descarregando, de modo que se o sinal de entrada é mantido, a saída de I103D irá para "1", habilitando os sinais FSKIN e CARDET. A realimentação via R6 (2.2. m μ) força uma redução na tensão de OFFSET nas entradas de I103C, de modo que a amplitude do sinal de entrada deve cair antes da saída ser desligada, fornecendo a histerese necessária.

Objeto

Descrição Funcional - TERMINAL VIDEOTEXTO I-1060 VTXII

3.1.6) Amplificador C.A.G

No início de uma conexão, os tons da linha telefônica (linha ocupada, conexão) devem ser audíveis ao usuário. No entanto, a amplitude desses sinais é muito variável, de modo que um amplificador com controle automático de sinal (C.A.G.) foi utilizado para manter um nível de sinal razoavelmente constante. O FET 2N4416 (T206) funciona como um resistor variável controlado por tensão, atenuando sinais muito altos através do controle de um AMP.OP LM324 (CI 104).

Para sinais de amplitude suficiente, o diodo D111 (IN914) conduz em cada semi-círculo positivo, forçando a saída do CI 104 para "0".

Isto permite que T206 conduza, atenuando assim o sinal de entrada.

O equilíbrio é alcançado quando a saída de CI 104 é suficiente e bastante para fazer que D111 conduza. O potenciômetro P100 (4k7) permite o ajuste do nível de saída.

3.1.7) Filtro de Transmissão e Amplificador de Linha

O sinal do canal de transmissão é gerado através de uma sequência de bits convenientes, que quando filtrada fornece aproximadamente uma senóide. Variando-se a frequência do clock do "shift-register" do bloco modulador (ver SAA5070 - Line Modulator), as frequências de 390 e 450 Hz para a transmissão a 75 baud e 1,3 KHz e 2,1 KHz para 1200 baud podem ser gerados facilmente. O filtro passa-baixa de 2^o ordem (I 106A) opera com duas frequências de corte modificadas por capacitores chaveados pelas chaves analógicas I 107 B/C, sob o controle do sinal 75/1200.

A impedância de linha de 600 Ω é obtida através do resistor R 103 (390 Ω), pois a relação de transformação do trafo híbrido é n27:n66 = 1,273.

Objeto

DESCRÍÇÃO FUNCIONAL - TERMINAL VIDEOTEXTO I-1060 VTXII

A TELEBRAS especifica os níveis de transmissão máximo e mínimo da unidade: de 0dBm a -15dBm passo mínimo de -2dBm. Para tanto, um amplificador ("driver" de linha - I-106B) com saída ajustável (STO1 - STO8) é utilizado:

NÍVEL (dBm)	TENSÃO (Vpp)	STRAP
0	2.20	1
-2	1.75	2
-4	1.39	3
-6	1.10	4
-8	0.86	5
-10	0.70	6
-12	0.55	7
-15	0.39	8

Objeto

DESCRÍÇÃO FUNCIONAL - TERMINAL VIDEOTEXTO I-1060 VTXII

3.2) Controle Digital

A função de bloco do controle digital (Bloco 200) é tratar os sinais recebidos (já digitalizados), gerar os sinais de crominância e sincronismo e gerar os sinais de transmissão para a central videotexto, tratando ainda as funções relacionadas à decodificação do teclado e ao controle dos gravadores cassete. Um diagrama de blocos de controle digital simplificado é mostrado na Fig. 04.

O bloco pode ser dividido em duas partes básicas: uma parte de controle de vídeo e outra de aquisição de dados. A parte de controle de vídeo consiste de uma memória de tela (2 RAM 6116 - I209/I210) o par controlador de vídeo EF 9340/EF 9341 (I206, I207) e uma memória de extensão do conjunto de caracteres (RAM 6116 - I211) que permite a montagem de caracteres especiais DRCS ("DINAMICALLY RECONFIGURABLE CHARACTER SET"). A parte de controle e aquisição de dados consiste de um microprocessador Z80A (I200), uma EPROM de programa 2764 (I206), uma RAM de rascunho 6116 (I215) e um "modem-I/O-timer" SAAS070-LUCY (I216). O bloco também comprehende os circuitos associados à interface de teclado e ao controle dos gravadores K7.

A seguir são descritas as várias partes que compõe o bloco de controle digital. Ao leitor não familiarizado, recomendamos a leitura dos "Data-Sheets" dos CI's acima especificados antes de prosseguir.

Objeto

Descrição Funcional - TERMINAL VIDEOTEXTO I-1060 VTXII

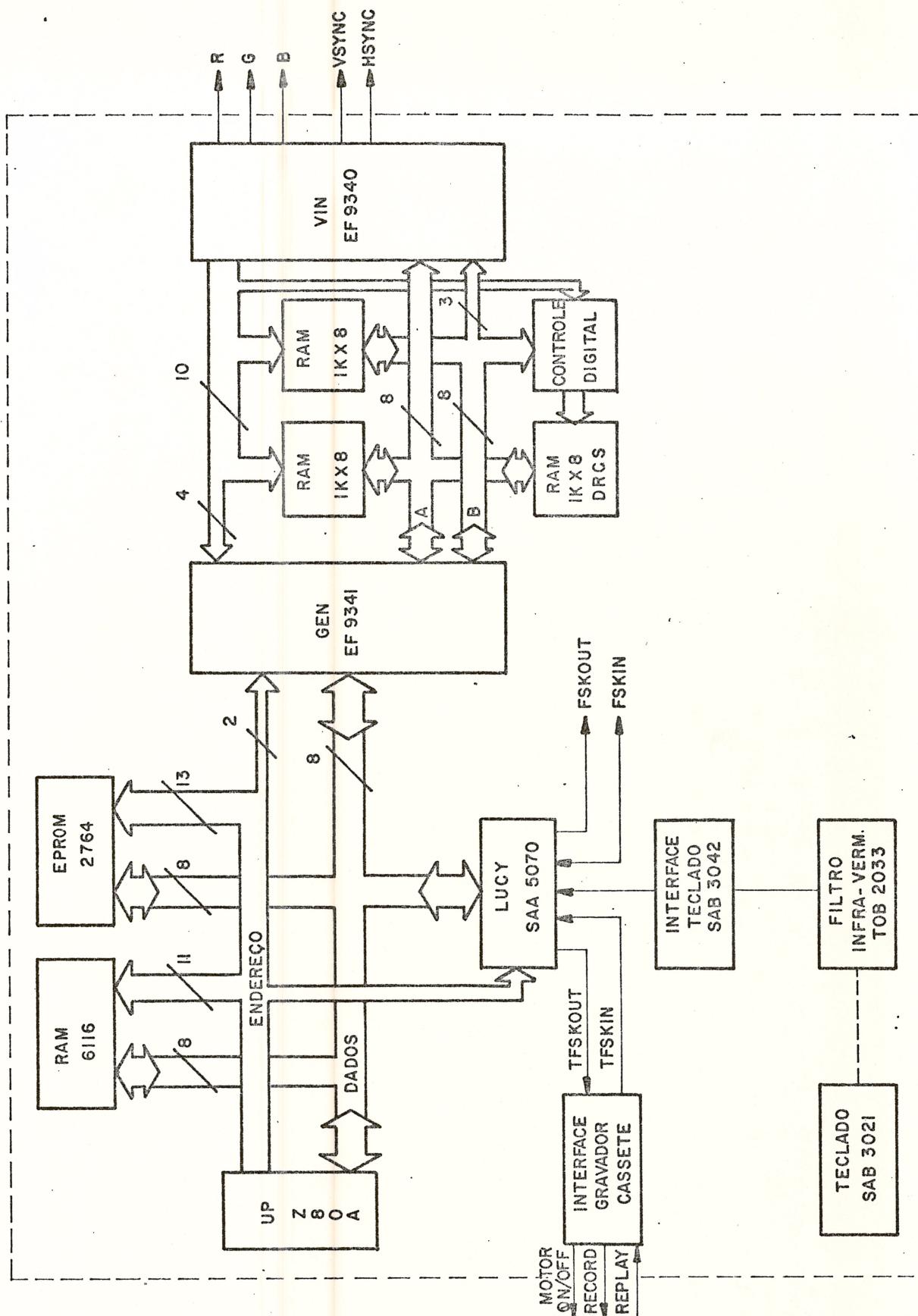


FIGURA 6 BLOCO 200 - CONTROLE DIGITAL

Objeto

Descrição Funcional - TERMINAL VIDEOTEXTO I-1060 VTXII

3.2.1) LUCY (SAAS070)

O sistema implementado está baseado no circuito integrado SAAS070 - LUCY (CI 216), cujo diagrama de blocos simplificado está esquematizado na Fig.7. O Lucy possui as seguintes características:

- Interface para Microprocessador
- Demodulador de 1200 baud e receptor assíncrono.
- Modulador de 75/1200 baud e transmissor assíncrono.
- Circuito de auto-diagnose.
- Modem para gravador K7.
- Transmissor/Receptor assíncrono para gravador
- Portas de uso geral.
- Circuitos de timer (40s e 1.5s)
- 2 interfaces de recepção serial (IBUS A, IBUS B).

O LUCY é organizado internamente em seções responsáveis pela implementação das características acima. Cada seção comunica-se com o microprocessador através de um registrador de até 8 bits.

Existem 15 registradores acessados por 11 endereços, pois alguns dos registradores "read-only" possuem o mesmo endereço de registradores "write-only". Os módulos que implementam as características acima, são descritos detalhadamente no manual do CI.

Objeto

Descrição Funcional - TERMINAL VIDEOTEXTO I-1060 VTXII

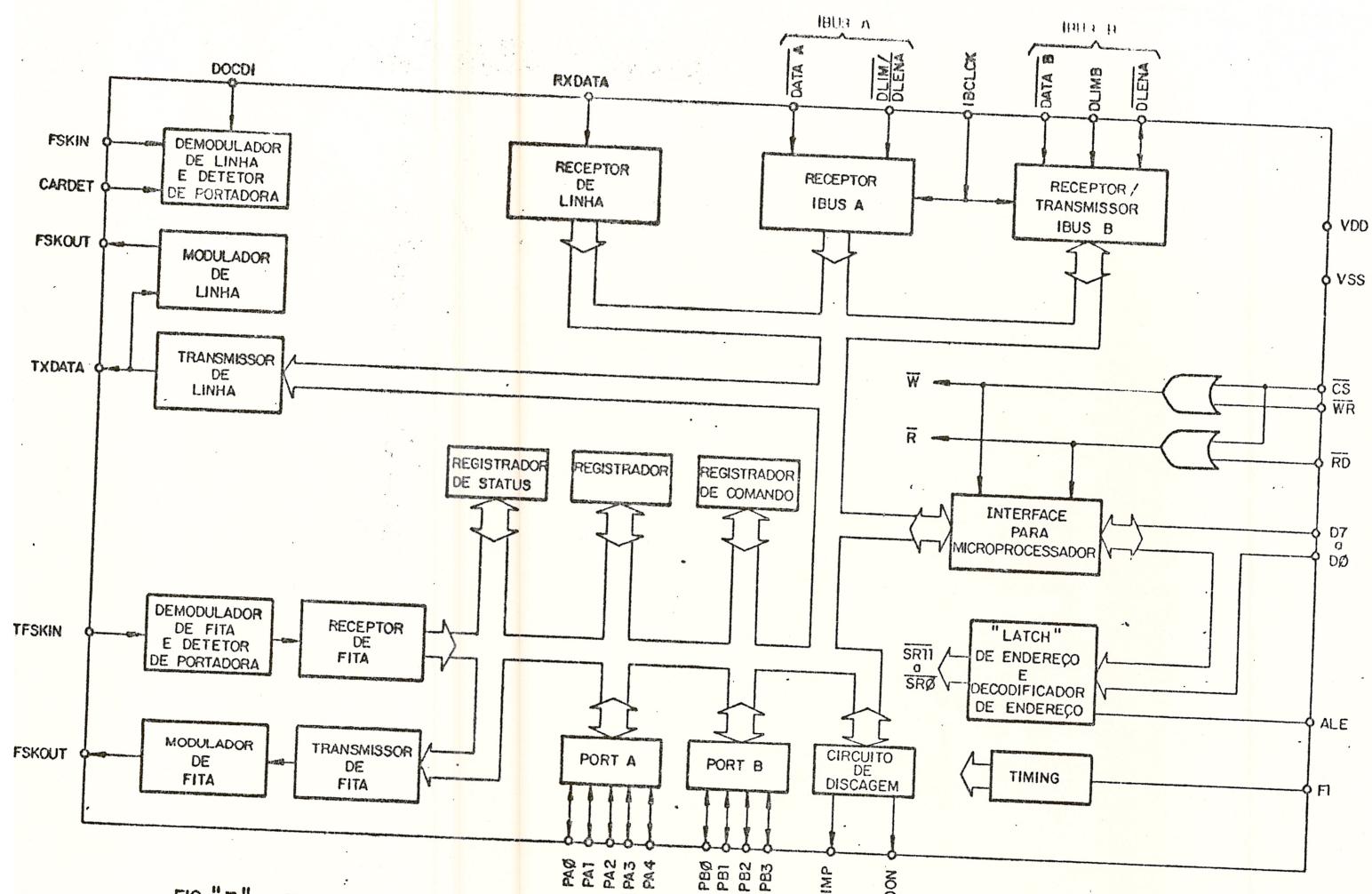


FIG. "7" - Diagrama de blocos do LUCY (SAA 5070)

Objeto

Descrição Funcional - TERMINAL VIDEOTEXTO I-1060 VTXII

3.2.2) Interface para Microprocessador

O microprocessador se comunica com o LUCY através de um port de I/O de 8 bits (D0-D7) multiplexado (endereço/dados) que serve tanto para acessar as várias secções do LUCY como definir os bits associados às funções das secções. As várias secções são acessadas pelo microprocessador através dos 4 bits menos significativos de endereço (A0-A3). Como há diferença entre o "timing" do Z80A e do LUCY houve a necessidade de uma lógica de controle adicional. Um "timing" dos sinais de acesso ao LUCY é mostrado na Fig. 8.

Quando o microprocessador executa uma instrução de leitura ou escrita no LUCY, um banco de flip-flops 74LS74 (C1219, C1220 e C1221) de controle é liberado e os sinais de leitura/escrita são gerados atrasados e alargados. Como a largura típica de tw1 é 700 ns (ver "datasheet anexo), um ciclo extra de wait (twx) foi inserido.

A multiplexagem entre os 4 bits menos significativos de endereço (A0-A3) e dados (D0-D3) é realizada através do multiplexer 74LS257 (I 216) e o chaveamento do "bus" interno para leitura/escrita através do driver "tristate" 74LS125 (I217).

Objeto

Descrição Funcional - TERMINAL VIDEOTEXTO I-1060 VTXII

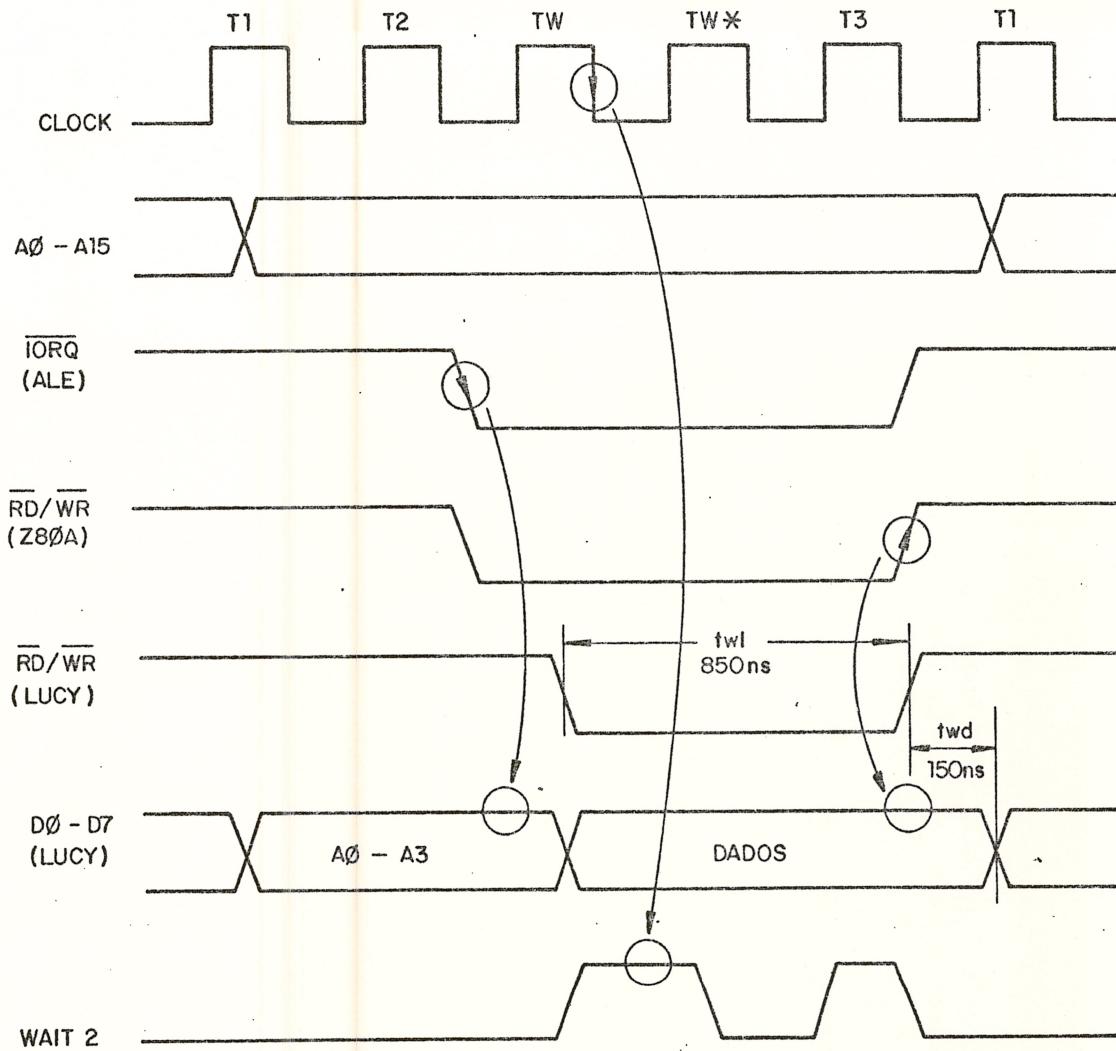


FIG. "8" "Timing" dos sinais de acesso aos registradores do LUCY

Objeto

DESCRÍÇÃO FUNCIONAL - TERMINAL VIDEOTEXTO I-1060 VTXII

3.2.3) Controlador de Vídeo

A parte de controle de vídeo foi implementada utilizando o par de controladores EF9340 (I206-VIN) e EF9341 (I207-GEN), uma memória de tela (2×6116 - I-207/I-210) e uma RAM de extensão DRCS (6116 - I211).

O GEN (EF9341) possui um gerador de caracteres, um registrador de código de caracteres e dois registradores de interface com o microprocessador TA e TB.

O VIN (EF9340) contém um gerador de sincronismo e um controlador de acesso à memória de vídeo que permite o acesso à mesma somente durante os períodos de retração do feixe do CRT.

A memória é organizada em 25 linhas por 40 colunas, no entanto, só 21 linhas são mostradas (compatibilização com o sistema PAL-M).

Como a cada carácter correspondente um byte de atributo, a memória de vídeo é organizada na verdade como $1K \times 16$, mas são utilizados duas RAM's de $2K \times 8$, inutilizando 2K por motivo de custo ($A10=0$).

A RAM de extensão DRCS permite definir 2 conjuntos adicionais de 96 caracteres cada (alfanumérico e semiártico). Como a matriz de caracteres é organizada em uma célula de 10 linhas por 8 colunas, ela pode ser definida com 10 bytes (slices) perfazendo 960 bytes RAM $2K \times 8$ (6116 - I211) para os dois conjuntos de extensão.

Maiores detalhes nos manuais dos CI's EF9340/EF9341.

CONTROLADOR DE VÍDEO

O acesso da RAM DRCS pelo VIN é feito em dois ciclos: no primeiro, o código do carácter (B0-B6) é armazenado no "latch" 74LS273 (I221) e no "flip-flop" 74LS74 (I221), na borda de subida do sinal SM (Ver "timings" no manual do EF9340/9341 anexo).

Um multiplexador 74LS157 (I213) foi utilizado para codificar os 11 bits de endereço lógico (7 bits do código do carácter mais 4 bits do número de slice) em 10 bits de endereço para a RAM DRCS. Maiores detalhes, véde manuais dos CI's anexos.