

# COMPUTADOR DE GRANDE PORTE

## Arquitetura /370-XA da IBM: a solução para os usuários de sistemas de grande porte

3.<sup>a</sup> PARTE

Cesar da Costa

A introdução do endereçamento de 31 bits afetou dois campos na arquitetura de canal do Sistema /370.

As três novas instruções, INSERT STORAGE KEY EXTENDED, SET STORAGE KEY EXTENDED e RESET REFERENCE BIT EXTENDED, para gerenciamento de controle de memória, foram introduzidas no Sistema /370 para operação com endereço real de 26 bits. Inicialmente, estas instruções foram disponíveis nas CPU's 3033, com recurso de *endereçamento real estendido*. Ao invés de estender os endereços nas três instruções originais de controle de memória, novas instruções foram introduzidas ao mesmo tempo, em parte por razões de compatibilidade, mas, principalmente por causa de considerações de implementação na CPU 3033. A expansão do endereço do registro de 24 para 26 ou

31 bits, para as duas instruções originais de formato RR, INSERT STORAGE KEY e SET STORAGE KEY, teriam sido relativamente fáceis. Porém, a CPU 3033 não poderia prontamente incorporar as mudanças necessárias que permitissem que ela gerasse um endereço maior que 24 bits para a instrução de formato S, RESET REFERENCE BIT.

As novas instruções para gerenciamento de memória foram definidas para operarem em blocos de 4 Kbytes, em vez dos blocos originais de 2 Kbytes, e, em antecipação ao 370/XA, essas instruções, bem como a nova instrução TEST BLOCK, foram definidas para utilizarem endereços de 31 de bits. Na presença do *modo de controle de endereçamento do 370/XA*, contudo, essas instruções são definidas para operarem com 24 ou 31 bits de endereço, como especificado pelo bit de modo. Esta mudança foi feita por solidez arquite-

tural. As três instruções originais para controle de memória do Sistema /370 foram eliminadas no 370-XA.

A introdução do endereçamento de 31 bits afetou dois campos na arquitetura de canal do Sistema/370, que foi transportada para o 370-XA. A palavra de *endereços de dados indiretos* (IDAW) foi estendida para 31 bits com a introdução de endereçamento real de 26 bits, e foi o único caminho, ao mesmo tempo, para o canal *acessar* dados além do limite de 16 Mbyte. Este formato é, agora, também utilizado no 370-XA. Adicionalmente, o 370-XA introduziu um novo formato de *palavra de comando de canal* (CCW), chamada FORMAT-1, com um campo de 31 bits de endereços de dados. Os formatos de endereços utilizados nas operações de I/O, naturalmente, não estão sujeitos ao controle do modo de endereçamento no PSW.

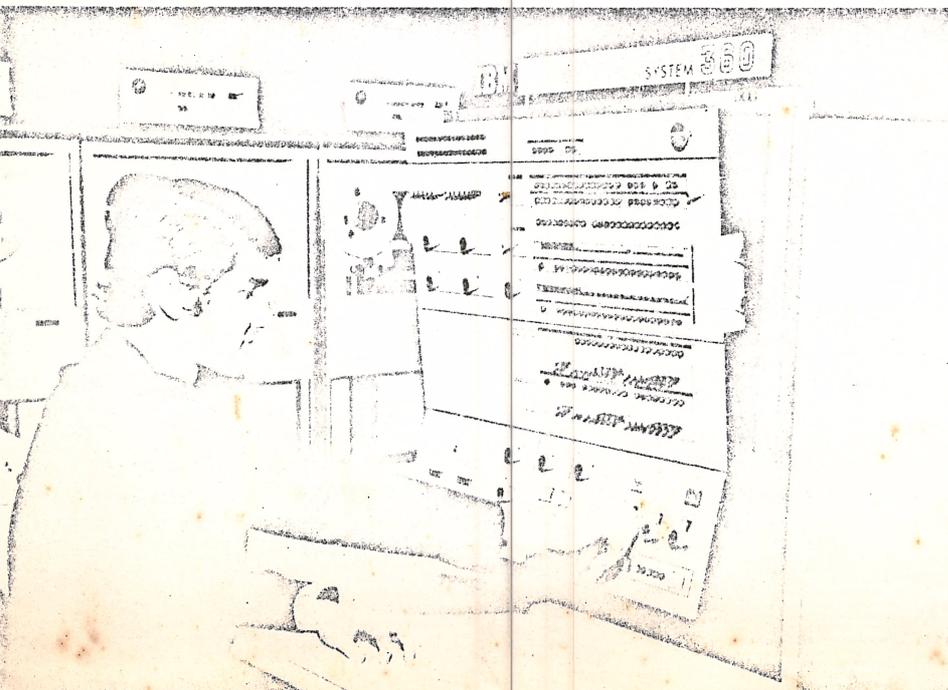
### Proteção de página

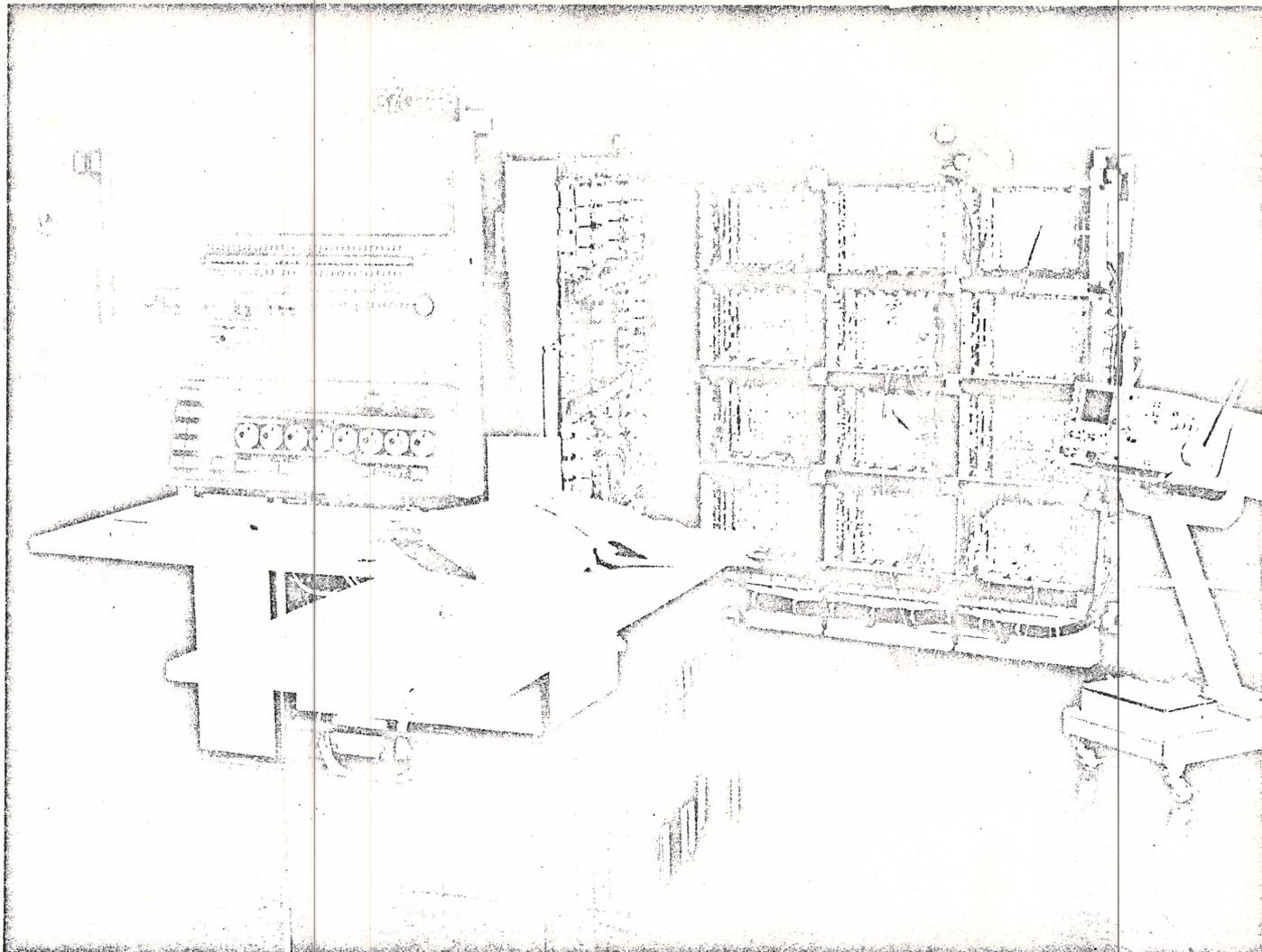
O recurso de *proteção de página* só é aplicado se o armazenamento estiver contido em uma página da memória virtual, é controlado por um bit na entrada da *tabela de página*, associado com o mecanismo DAT.

A *proteção de página* substitui o recurso de proteção de segmento, disponível nas CPU's 3081 e 3083 no Sistema /370, e oferece as mesmas funções com um tamanho de bloco menor.

O mecanismo de *proteção de página* foi introduzido, em adição, aos mecanismos de *proteção de chave-controlada e endereços baixos*. O acesso a qualquer locação de memória só é permitido quando nenhum dos mecanismos de proteção o proíbe. A *proteção chave-controlada* guarda a memória física e a protege do armazenamento não-autorizado

O processador /360





O sistema /370 da IBM

ou armazenamento não-autorizado e busca pela CPU e I/O. Esta proteção foi introduzida no Sistema/360 original e, na ausência do DAT, foi o mecanismo primário para alocação da memória principal. A proteção de endereços baixos, disponível primeiramente, em 1978, na CPU 3033, protegia o conteúdo das locações 0 a 511 dos armazenamentos incorretos, e tentava guardar o sistema de controle de informações dos *bugs* no Sistema Operacional.

O recurso de *proteção de página* permitiu estabelecer somente páginas de leitura na memória virtual do usuário. Pelo acesso controlado a seções da memória virtual, pelo conjunto separado de segmentos e tabelas de página, o armazenamento pôde ser controlado seletivamente por qualquer número do usuário e combinações de página. Por exemplo, o VM /370 utiliza o recurso de proteção de segmento do Sistema /370 para estabelecer segmentos comuns somente de leitura, com destino a um número de usuários. Uma das utilidades da *proteção de página* do MVS é guardá-lo dos *bugs* no programa de controle, e prevenir armazenamento em certas páginas que são associadas com o controle de memória do zero.

## Investigação (Tracing)

A arquitetura 370-XA introduziu um novo recurso de *investigação* como auxílio na determinação de problemas do sistema. Este recurso inclui três funções separadamente controláveis, que permitem acesso à tabela de investigação designada pelo registro de controle 12: BRANCH TRACING, ADDRESS - SPACE - NUMBER (ASN) TRACING e EXPLICIT TRACING.

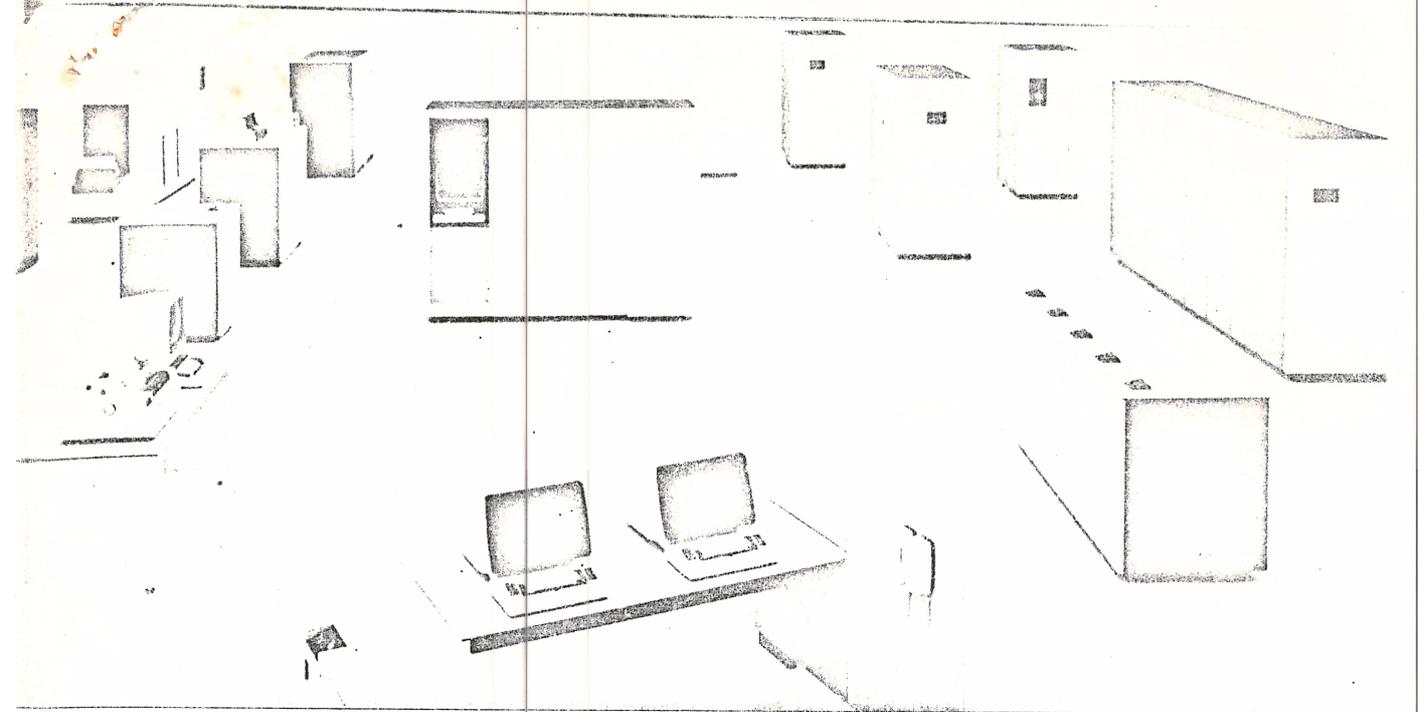
Quando a função BRANCH TRACING está ON, um registro de investigação é formado para execução sucessiva de BRANCH AND LINK (BALR), BRANCH AND SAVE (BASR) e BRANCH AND SAVE AND SET MODE (BASSM).

Quando a função ASN TRACING está ON, cada execução do PROGRAM CALL, PROGRAM TRANSFER e SET SECONDARY ASN, produz a formação de um registro de investigação. A função EXPLICIT TRACING é executada com a instrução TRACE, que cria um registro que inclui os bits 16 e 63 do relógio de tempo, o operando de memória designado, e o conteúdo da série de registros gerais designados.

Os recursos de investigação do

Sistema 370-XA diferem, em alguns pontos significativos, do recurso que foi inicialmente introduzido no Sistema /370, como forma de auxílio MVS, o qual foi posteriormente expandido como parte de um recurso de *espaço duplo de endereço* nas máquinas 303X. A mais recente foi a adaptação do mecanismo de investigação, que foi originalmente implementado em software no MVS e em sistemas de multiprocessamento, onde CPU's concorriam pela mesma tabela, designadas pelo conteúdo da locação de memória. Em sistemas que utilizam uma memória *cache* para cada CPU, este partilhamento da tabela introduziu ineficiência. No sistema 370-XA, cada CPU tem sua própria tabela de investigações.

Implicitamente, os registros de tabelas de investigação, criados no sistema 370-XA, consistem de somente uma ou duas palavras, e contêm somente a informação essencial para identificação do evento. Porém, no Sistema/370 cada registro de investigação consistia de 32 bytes.



O sistema 3081

## Extensão dos sinais do processador

Os recursos para comunicação entre CPU's em sistemas de multiprocessamento foram expandidos pela incorporação da instrução SIGNAL PROCESSOR (SIGP). Duas novas seqüências SIGP foram adicionadas. Ambas utilizam o parâmetro *set prefix*, que fornece a capacidade de ativar um valor específico no registro de prefixo da CPU designada, armazenando o status de endereço para salvar o status da CPU. O propósito desta extensão é eliminar a dependência da operação do sistema em dispor dos primeiros 4K de locação da memória principal.

A seqüência *restart SIGP* do Sistema /370 foi definida para criar a mesma ação que a chave *restart* manual: armazena o velho PSW na locação real 8 e busca um novo "1" da locação real 0. Além disso, o procedimento de inicialização manual, que inicia o programa de carga, também utiliza a locação real 0. Deste modo, em adição à exigência da locação 0 da memória pela parte operacional, a seqüência *restart* do Sistema /370 partilha a locação 0 com duas outras funções.

No Sistema 370/XA, o parâmetro associado com as duas novas seqüências SIGP eliminou a disputa envolvendo máquinas virtuais e permitindo que qualquer bloco de 4 Kbytes possa ser utilizado para o *restart SIGP* e as funções *store-status*. Em sistemas de multiprocessamento compreendendo mais do que duas CPU's, permite que uma

CPU desempenhe as funções *store-status* ou *restart* para a outra CPU, enquanto a terceira CPU opera como uma máquina virtual.

## Instrução divide

A expansão do recurso de *precisão por ponto flutuante*, primeiramente introduzida em 1969 no modelo 85, introduziu um formato de precisão expandida de 128 bits, tendo uma parte que é equivalente a aproximadamente 34 dígitos decimais. Incluiu instruções para soma, subtração e multiplicação, com operando de 128 bits, produzindo um resultado de 128 bits. Em virtude de sua baixa frequência de utilidade e constrangimentos de projeto do modelo 85, o recurso não incluía a instrução *DIVIDE*. A arquitetura para a instrução *DIVIDE*, contudo, foi definida incluindo o formato de instrução, código de operação, mnemônicos e operação. O assembler do sistema /370 e compilador Fortran tratavam a instrução como se fosse disponível na máquina, ou seja, durante a execução a instrução criava uma interrupção para exclusão da operação, e a função era simulada.

O Sistema /370-XA inclui a expansão de *precisão por ponto flutuante* *DIVIDE*, como originalmente definido e previamente simulado; divide com 128 bits de dividendo e 128 bits de divisor, resultando num quociente de 128 bits.

## Conclusão

A arquitetura 370-XA foi expandida a partir da arquitetura do Sistema /370, em resposta a dois tipos de exigências. Permitir melhorias na

estrutura do sistema operacional, o desempenho, e introduzir novas funções para utilização de programas aplicativos. Os embaraços associados com as exigências diferiram significativamente. No caso das funções do Sistema Operacional, as expansões das mudanças dos recursos do sistema /370 foram limitadas, primeiramente, pelo custo de mudanças associadas. No entanto, para os recursos apresentados para os programas aplicativos, tiveram que ser rigorosamente compatíveis com o antigo Sistema /370.

A arquitetura 370-XA é a mais significativa expansão da arquitetura original do Sistema /360, desde a introdução do Sistema /370, em meados de 1970. Isto demonstra que o projeto básico do Sistema /360 pôde ser adaptado para novas exigências, dezoito anos depois de sua introdução inicial.

## Bibliografia

- IBM 4300 Processors Principles of Operation for ECPS: VSE.
- IBM 370-XA Principles of Operation.
- SYSTEM/370 Extended Architecture: The channel Subsystem - R. L. Cormier, R. J. Dugan e R. R. Guyette.
- IBM System/370 Principles of Operation.
- Architecture of the IBM System/370 - R. P. Case e A. Padegs
- Structural Aspects of the System/360 Model 85 - A. Padegs.
- *Nota do Editor:* O presente artigo foi adaptado e traduzido da IBM J. Res. Develop., volume 27, número 3, Maio 1983, de autoria de Andris Padegs.