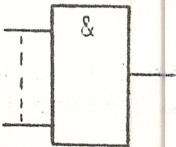
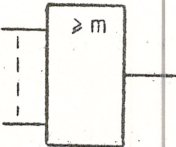
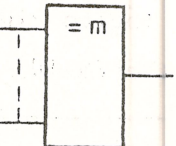
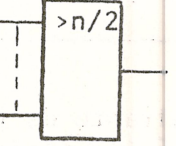
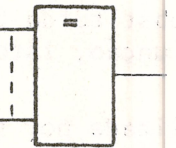
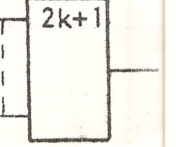
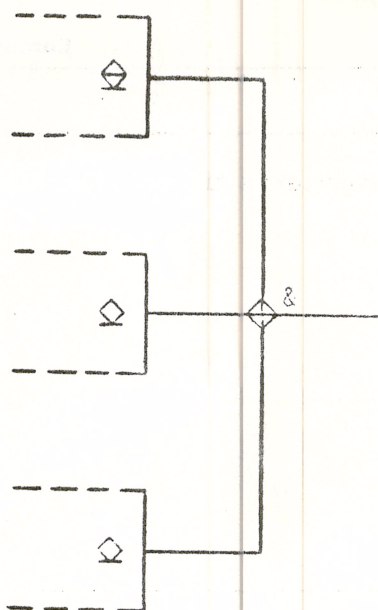


Continuação

| Nº | Símbolo                                                                             | Descrição                                                                                                                                                                                                                                                                                             |
|----|-------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 87 |    | <p>Elemento E</p> <p>A saída assume o estado interno 1 se e somente se todas as entradas assumem o estado interno 1.</p> <p>(IEC: 5-25-2)</p>                                                                                                                                                         |
| 88 |    | <p>Elemento de limiar lógico</p> <p>A saída assume o estado interno 1 se e somente se o número de entradas no estado interno 1 for igual ou maior que o número no símbolo de identificação, representado aqui por m.</p> <p>Nota: m é sempre menor que o número de entradas.</p> <p>(IEC: 5-25-3)</p> |
| 89 |   | <p>Elemento "m e somente m"</p> <p>A saída assume o estado interno 1 se e somente se o número de entradas no estado interno 1 for igual ao número no símbolo de identificação, representado aqui por m.</p> <p>Nota: m é sempre menor que o número de entradas.</p> <p>(IEC: 5-25-4)</p>              |
| 90 |  | <p>Elemento de maioria</p> <p>A saída assume o estado interno 1 se e somente se a maioria das entradas estiver no estado interno 1.</p> <p>(IEC: 5-25-5)</p>                                                                                                                                          |
| 91 |  | <p>Elemento de identidade</p> <p>A saída assume o estado interno 1 se e somente se todas as entradas estiverem no mesmo estado interno.</p> <p>(IEC: 5-25-6)</p>                                                                                                                                      |
| 92 |  | <p>Elemento de paridade ímpar</p> <p>A saída assume o estado interno 1 se e somente se o número de entradas no estado interno 1 for ímpar (1, 3, 5 ...).</p> <p>(IEC: 5-25-7)</p>                                                                                                                     |

/continua



*Nota:* Para simplificação, e também para frisar que não está presente um elemento real, o símbolo pode ser desenhado sem a envol\_ tória, mas com o símbolo de qualificação de função mostrado em cada nó.

### 6.2.2 Exemplos de elementos combinatórios

| Nº  | Símbolo | Descrição                                                                                                |
|-----|---------|----------------------------------------------------------------------------------------------------------|
| 98  |         | E-NÃO (E com saída invertida)<br>(por exemplo parte do 7410)<br>(IEC: 5-26-1)                            |
| 99  |         | OU-NÃO (OU com saída invertida)<br>(por exemplo parte do 7427)<br>(IEC: 5-26-2)                          |
| 100 |         | Elemento lógico combinado<br>(E-OU com saída invertida)<br>(por exemplo parte do 74L51)<br>(IEC: 5-26-3) |
| 101 |         | E-NÃO com saída (NPN) de coletor aberto<br>(por exemplo parte do 7403)<br>(IEC: 5-26-4)                  |

/continua

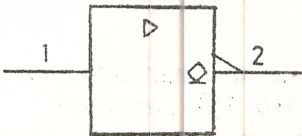
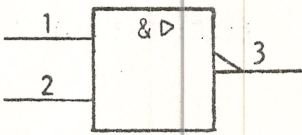
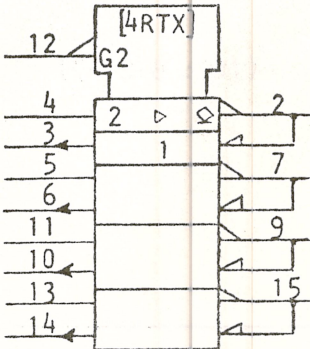
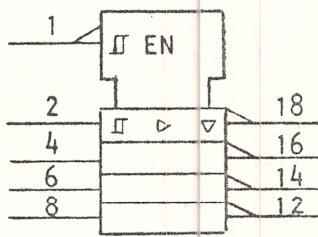
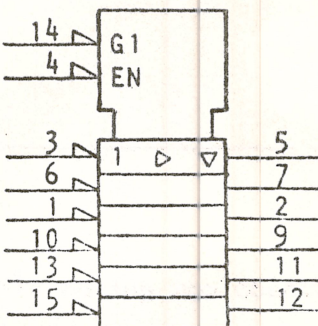


Continuação

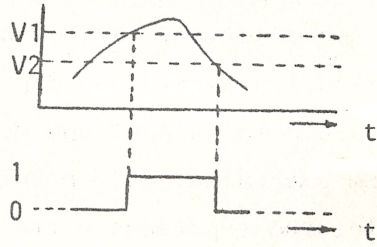
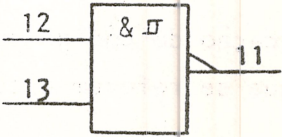
| Nº  | Símbolo | Descrição                                                                                                                                                                                                                                                                                                                                                                                                |
|-----|---------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 106 |         | <p>OU-Exclusivo com saídas complementares, quíntuplo (por exemplo: F100107)</p> <p><i>Nota:</i> Uma das duas saídas de cada dos cinco elementos é conectada internamente a uma entrada do elemento comum de saída. O estado interno desta entrada corresponde ao da saída a ela conectada e não depende da saída escolhida, pois ambos tem estados internos idênticos (ver 3.3)</p> <p>(IEC: 5-26-9)</p> |
| 107 |         | <p>OU-Exclusivo/OU - NÃO/duplo (por exemplo parte do 74S135)</p> <p>(IEC: 5-26-10A)</p>                                                                                                                                                                                                                                                                                                                  |
| 108 |         | <p>Elemento de paridade ímpar com uma entrada comum, duplo (por exemplo parte do 74S135)</p> <p>(IEC: 5-26-10B)</p>                                                                                                                                                                                                                                                                                      |
| 109 |         | <p>Gerador/verificador de paridade com saídas complementares (por exemplo 74280)</p> <p>(IEC: 5-26-11)</p>                                                                                                                                                                                                                                                                                               |

/continua

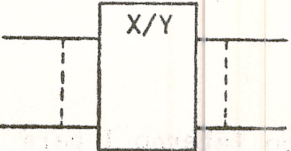


| Nº  | Símbolo                                                                             | Descrição                                                                                                                                                                                                                                                                                                                                                                          |
|-----|-------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 113 |    | Inversor com saída reforçada, com coletor NPN aberto<br>(por exemplo: parte do 7406)<br>(IEC: 5-27-2)                                                                                                                                                                                                                                                                              |
| 114 |    | E-NÃO com saída negada e reforçada<br>(por exemplo: parte do 7437)<br>(IEC: 5-27-1)                                                                                                                                                                                                                                                                                                |
| 115 |   | Emissor/receptor, quádruplo<br>(por exemplo: Am 26S10)<br><i>Notas:</i> a) As setas à esquerda são essenciais para exprimir claramente o sentido do fluxo de sinais.<br>b) Os símbolos de identificação dos elementos e dos acessos das duas envoltórias que compõem o primeiro elemento do agrupamento não são representados nos outros elementos (conforme 3.3)<br>(IEC: 5-27-3) |
| 116 |  | Reforçador com entrada com histerése e saída "3 estados", quádruplo<br>(por exemplo: 74S240)<br>(IEC: 5-27-4)                                                                                                                                                                                                                                                                      |
| 117 |  | Reforçador inversor com saída "3 estados", sêxtuplo<br>(por exemplo: CD4502B)<br>(IEC: 5-27-5)                                                                                                                                                                                                                                                                                     |



| Nº  | Símbolo                                                                             | Descrição                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       |
|-----|-------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 121 |    | <p>Elemento de histerése ("Schmitt trigger")</p> <p>A saída assume o estado interno 1 quando o valor do sinal de entrada excede o limiar superior e se mantém neste estado até que o valor do sinal de entrada decresça até abaixo do limiar inferior.</p> <p>Se o símbolo de inversão estiver presente na entrada, a saída assume o estado interno 1 quando o valor do sinal de entrada vai abaixo do limiar inferior e permanece neste estado até que o valor do sinal de entrada cresça até acima do limiar superior</p>  |
| 122 |  | <p>Elemento de histerése E-NÃO<br/>(por exemplo parte do 74132)<br/>(IEC: 5-28-2)</p>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                           |

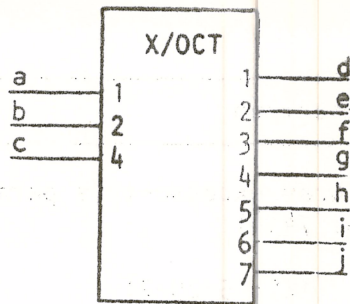
## 6.5 Codificadores

| Nº  | Símbolo                                                                             | Descrição                                                                                                                                                                                               |
|-----|-------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 123 |  | <p>Conversores de código</p> <p><i>Nota:</i> X e Y podem ser substituídos pelas indicações representativas da informação de entrada e da informação de saída, respectivamente.</p> <p>(IEC: 5-29-1)</p> |

### 6.5.1 Relação entre entradas e saídas de codificadores

A indicação do código de conversão está baseada nas regras de 6.5.1.1 a 6.5.1.4.

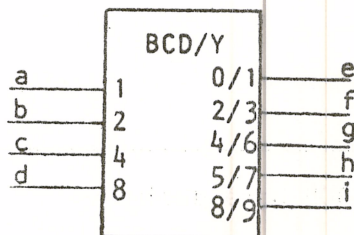
6.5.1.1 Os estados internos das entradas determinam um número interno segundo o código de entrada. Este número interno é reproduzido pelos estados internos das saídas segundo o código de saída.



A saída h assume o estado interno 1 para as seguintes combinações dos estados internos das entradas a, b, c:

$$a = 1; b = 0; c = 1$$

Figura 28b)

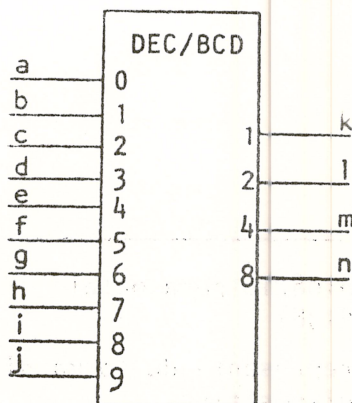


A saída i assume o estado interno 1 para as seguintes combinações de estados internos das entradas a, b, c, d:

$$a = 0; b = 0; c = 0; d = 1$$

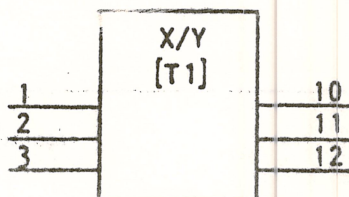
$$a = 1; b = 0; c = 0; d = 1$$

Figura 28c)



Se a entrada j assume o estado interno 1, as saídas k e n assumem o estado interno 1.

Figura 28d)

Exemplo de tabela  
T1

| Entradas |   |   | Saídas |    |    |
|----------|---|---|--------|----|----|
| 1        | 2 | 3 | 10     | 11 | 12 |
| 0        | 0 | 0 | 1      | 0  | 0  |
| 0        | 0 | 1 | 0      | 0  | 0  |
| 0        | 1 | 0 | 0      | 1  | 0  |
| 0        | 1 | 1 | 0      | 0  | 0  |
| 1        | 0 | 0 | 0      | 0  | 0  |
| 1        | 0 | 1 | 0      | 0  | 0  |
| 1        | 1 | 0 | 0      | 0  | 1  |
| 1        | 1 | 1 | 0      | 0  | 0  |

Figura 28e)



Continuação

| Nº  | Símbolo | Descrição                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 |   |   |   |   |   |   |   |    |    |    |    |    |    |    |    |    |
|-----|---------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---|---|---|---|---|---|---|----|----|----|----|----|----|----|----|----|
| 127 |         | Codificador de prioridade de 9 linhas para BCD<br>(por exemplo: 74147)<br><br>(IEC: 5-29-5)                                                                                                                                                                                                                                                                                                                                                                                                                                               |   |   |   |   |   |   |   |    |    |    |    |    |    |    |    |    |
| 128 |         | Codificador de prioridade de 8 linhas para binário<br>(por exemplo: 74148)<br><br>(IEC: 5-29-6)                                                                                                                                                                                                                                                                                                                                                                                                                                           |   |   |   |   |   |   |   |    |    |    |    |    |    |    |    |    |
| 129 |         | Decodificador/reforçador BCD para código de 7 segmentos<br>(por exemplo: SN 74L47)<br><br>(IEC: 5-29-7)<br><br><div><math display="block">\begin{array}{c} f   \frac{a}{g}   b \\ e   \frac{c}{d} \end{array}</math>Identificação dos segmentos</div><br><div>Da Tabela T1</div> <table><tr><td>0</td><td>1</td><td>2</td><td>3</td><td>4</td><td>5</td><td>6</td><td>7</td><td>8</td><td>9</td><td>10</td><td>11</td><td>12</td><td>13</td><td>14</td><td>15</td></tr></table> <div>Designação numérica e resultante no mostrador.</div> | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7  | 8  | 9  | 10 | 11 | 12 | 13 | 14 | 15 |
| 0   | 1       | 2                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 |    |    |    |

/continua

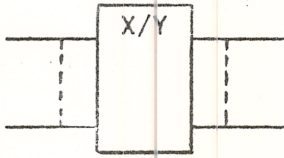
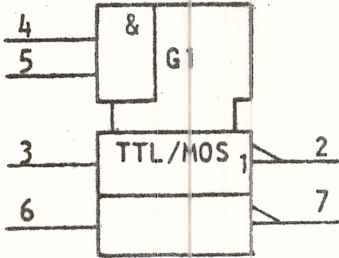
TABELA 2 – Função lógica do elemento

| Entradas |    |    |    |    |   |   |   |   |  | Saídas |   |   |    |    |
|----------|----|----|----|----|---|---|---|---|--|--------|---|---|----|----|
| 5        | 10 | 11 | 12 | 13 | 1 | 2 | 3 | 4 |  | 6      | 7 | 9 | 14 | 15 |
| P        | -  | -  | -  | -  | - | - | - | - |  | z      | z | z | P  | P  |
| N        | P  | P  | P  | P  | P | P | P | P |  | z      | z | z | P  | N  |
| N        | -  | -  | -  | -  | - | - | - | N |  | N      | N | N | N  | P  |
| N        | -  | -  | -  | -  | - | - | N | P |  | N      | N | P | N  | P  |
| N        | -  | -  | -  | -  | - | N | P | P |  | N      | P | N | N  | P  |
| N        | -  | -  | -  | -  | N | P | P | P |  | N      | P | P | N  | P  |
| N        | -  | -  | -  | N  | P | P | P | P |  | P      | N | N | N  | P  |
| N        | -  | -  | N  | P  | P | P | P | P |  | P      | N | P | N  | P  |
| N        | -  | N  | P  | P  | P | P | P | P |  | P      | P | N | N  | P  |
| N        | N  | P  | P  | P  | P | P | P | P |  | P      | P | P | N  | P  |

z = condição de alta impedância.

- = irrelevante.

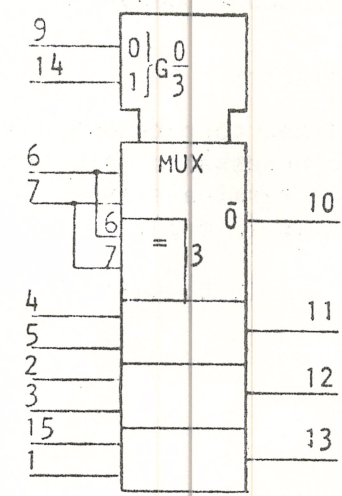
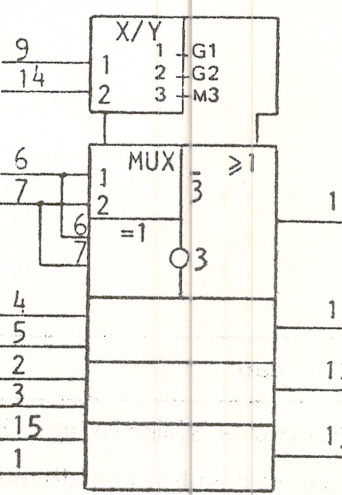
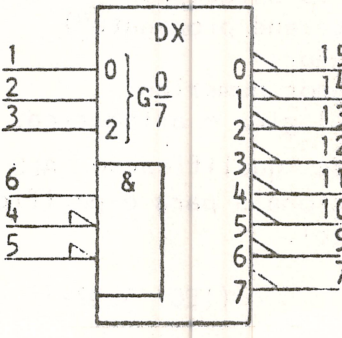
## 6.6 Conversores de nível de sinal, com e sem separação galvânica

| Nº  | Símbolo                                                                             | Descrição                                                                                                                                                                                                                                                                                                                                                     |
|-----|-------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 134 |  | <p>Conversor de nível de sinal</p> <p>A referência do nível pode ser mostrada internamente ao símbolo e deve substituir X ou Y se houver risco de confusão com um codificador.</p> <p><i>Nota:</i> O símbolo de identificação pode ser substituído por X//Y se for necessário indicar a separação galvânica entre entradas e saídas.</p> <p>(IEC: 5-30-1)</p> |
| 135 |  | <p>Conversor de nível TTL para MOS, duplo (por exemplo: parte do 75365)</p> <p>(IEC: 5-30-2)</p>                                                                                                                                                                                                                                                              |

/continua

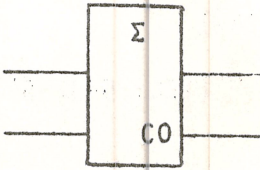
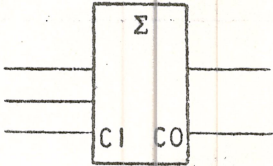
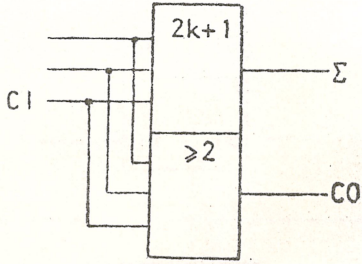
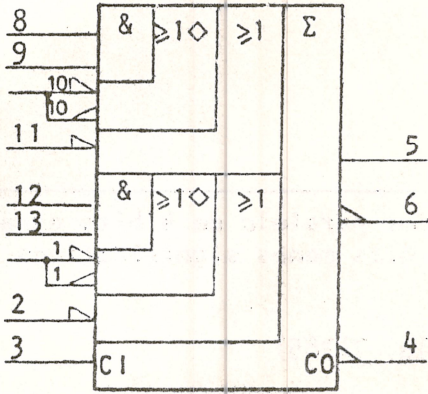


Continuação

| Nº  | Símbolo                                                                             | Descrição                                                                                                                                                                                                                  |
|-----|-------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 140 |    | <p>Multiplexador quádruplo<br/>(por exemplo: 4519)</p> <p>Notas: a) <math>\bar{0}</math> é opcional (ver descrição do símbolo 137).<br/>b) O símbolo 141 mostra o mesmo elemento de outra forma.</p> <p>(IEC: 5-31-4A)</p> |
| 141 |   | <p>Multiplexador/coincidência, quádruplo<br/>(por exemplo: 4519)</p> <p>Nota: O símbolo 140 mostra o mesmo elemento de outra forma.</p> <p>(IEC: 5-31-4B)</p>                                                              |
| 142 |  | <p>Demultiplexador de 8 saídas<br/>(por exemplo: SN 74LS138)</p> <p>Nota: Ver também o símbolo 126.</p> <p>(IEC: 5-31-5)</p>                                                                                               |

/continua

Continuação

| Nº  | Símbolo                                                                             | Descrição                                                                                                                                                                                                                                                                                                                            |
|-----|-------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 145 |    | <p>Somador parcial ("half-adder")</p> <p>(IEC: 5-32-2)</p>                                                                                                                                                                                                                                                                           |
| 146 |    | <p>Somador ("full-adder") de um bit</p> <p><i>Nota:</i> Um somador de um bit também pode ser representado pela combinação do símbolo do elemento de paridade ímpar e o elemento de limiar lógico, como mostrado abaixo:</p>  <p>(IEC: 5-32-3)</p> |
| 147 |  | <p>Somador de um bit com saídas de soma complementares e saída de transporte negada.</p> <p><i>Nota:</i> A indicação do fluxo bidirecional pode ser adicionada para os pinos 10 e 1.</p> <p>(IEC: 5-32-4)</p>                                                                                                                        |

/continua

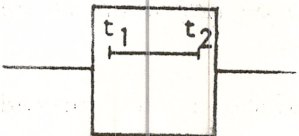
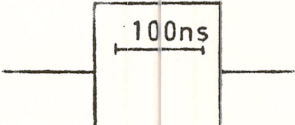
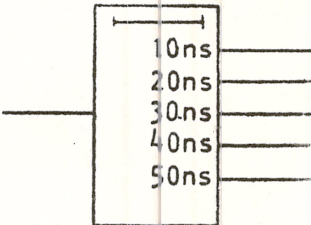


Continuação

| Nº  | Símbolo | Descrição                                                                                                                                                          |
|-----|---------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 152 |         | <p>Multiplicador paralelo de 4 bits gerando <u>so</u> mente os 4 bits mais significativos de <u>pro</u> duto.</p> <p>(por exemplo: 74284)</p> <p>(IEC: 5-32-9)</p> |
| 153 |         | <p>Comparador numérico de 6 bits com saída NPN de coletor aberto.</p> <p>(por exemplo: DM 7160)</p> <p>(IEC: 5-32-10)</p>                                          |
| 154 |         | <p>Comparador numérico de 4 bits com entradas para ligação em cascata.</p> <p>(por exemplo: 7485)</p> <p>(IEC: 5-32-11)</p>                                        |

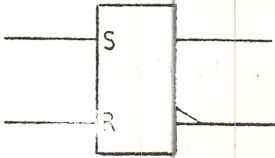
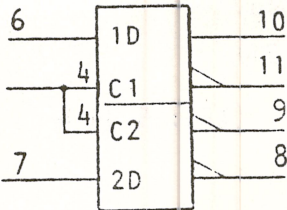
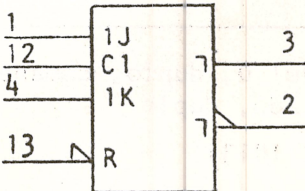
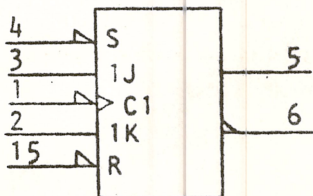
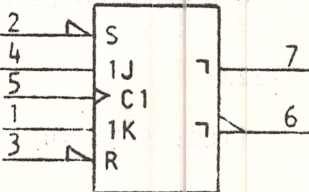
/continua

## 6.9 Elemento de atraso

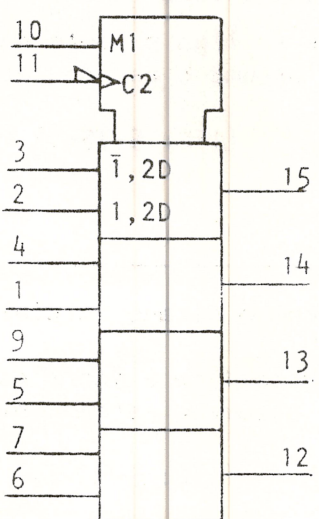
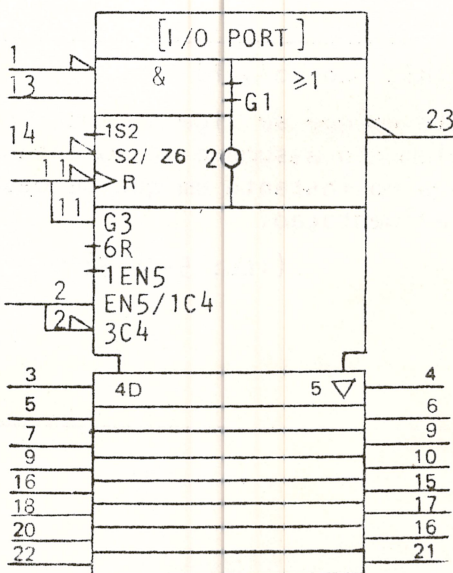
| Nº  | Símbolo                                                                             | Descrição                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |
|-----|-------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 158 |    | <p>Elemento de atraso (com indicação dos valores de retardo)</p> <p>A transição, na saída, do estado interno 0 para o estado interno 1 ocorre após um atraso de <math>t_1</math> com referência à mesma transição na entrada.</p> <p>A transição, na saída, do estado interno 1 para o estado interno 0 ocorre após um atraso de <math>t_2</math> com referência à mesma transição na entrada.</p> <p><i>Nota:</i> <math>t_1</math> e <math>t_2</math> podem ser substituídos pelos valores dos tempos reais expressos em segundos (ou unidade conveniente) e podem ser colocados no interior ou no exterior da envoltória. Se os dois valores são iguais é suficiente escrever um único valor.</p> <p>(IEC: 5-33-1)</p> |
| 159 |  | <p>Elemento de atraso (100 ns)</p> <p>(IEC: 5-33-2)</p>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |
| 160 |  | <p>Elemento de atrasos múltiplos (10ns...50ns)</p> <p>(IEC: 5-33-3)</p>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |



6.10.2 Nos casos de biestáveis comandados pela presença de pulso ou pela transição de estado com saída protelada, os estados das entradas influenciadas pela entrada C são supostos estáveis durante o tempo em que a entrada permanecer no estado interno 1. Se estas entradas mudarem de estado durante este período, a função do elemento não é definida pelo símbolo.

| Nº  | Símbolo                                                                             | Descrição                                                                                                                                                 |
|-----|-------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------|
| 161 |    | <p>Elemento biestável RS</p> <p>(IEC: 5-34-1)</p>                                                                                                         |
| 162 |   | <p>Elemento biestável tipo D, duplo (por exemplo: parte do SN 7475)</p> <p>(IEC: 5-34-2)</p>                                                              |
| 163 |  | <p>Elemento biestável JK comandado por presença de pulso com saída protelada.</p> <p>(por exemplo: parte do 74107)</p> <p>(IEC: 5-34-3)</p>               |
| 164 |  | <p>Biestável JK comandado por transição de estado</p> <p>(por exemplo: parte do 74112)</p> <p>(IEC: 5-34-4)</p>                                           |
| 165 |  | <p>Biestável JK comandado por transição e com saída protelada ("data-lock-out JK-bistable")</p> <p>(por exemplo: parte do 74111)</p> <p>(IEC: 5-34-5)</p> |

## Continuação

| Nº  | Símbolo                                                                            | Descrição                                                                                                      |
|-----|------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------------|
| 171 |   | <p>Multiplexador de duas entradas com memória, quádruplo<br/>(por exemplo: SN 74298)</p> <p>(IEC: 5-34-11)</p> |
| 172 |  | <p>Porta de entrada/saída de 8 bits.<br/>(por exemplo: 8212)</p> <p>(IEC: 5-34-12)</p>                         |

## 6.11 Propriedades particulares dos elementos biestáveis quando são ligados

Em algumas aplicações especiais é necessário indicar que estado assumem as saídas dos biestáveis quando é ligada a fonte de alimentação. Os símbolos a seguir mostram como isto pode ser feito. O símbolo de qualificação pode ser utilizado para qualquer biestável.