

Itautec

ITAUTEC INFORMÁTICA S.A.

GEPM - GERÊNCIA DE ENGENHARIA DE TESTES

Sistema de apoio ao debug do IS286

ITAUTEC INFORMÁTICA S.A.

GEPM - GERÊNCIA DE ENGENHARIA DE TESTES

Sistema de apoio ao debug do IS286

Objetivo: Fornecer ferramentas de auxílio a depuração de hardware para o IS286.

Constituição: TAB1 - Tabela dos testes encontrados no Teste em Bios e seus respectivos "Check Point".

TAB2 - Tabela que contém o número da falha (placa clip), o Check Point, o endereço do Check Point, o estado em que a CPU se encontra e o número do teste.

TAB3 - Tabela que contém a descrição dos testes realizados.

TAB4 - Tabela de endereços de I/O.

TAB5 - Tabela que contém as características do conjunto de chips para o PC/AT.

TAB6 - Contém as formas de onda dos principais sinais envolvidos no teste de um determinado dispositivo, quando este se encontra em exercitação..

Procedimento: 1)Colocar a eprom que contém o teste em lugar do Bios;
2)Instalar a placa clip;
3)Ligar o micro.

Exemplos: Caso OK:

1. Mensagem da tela XXXXX KB OK.
2. Um "Beep" curto.
3. Tela normal (se necessário rodar o SETUP)
4. Mensagem:"Fim do Teste em Bios".

Caso A:

O sistema não responde e o display indica 00:houve um POWER ON RESET no sistema (o latch da placa clip foi resetado) e estamos provavelmente com um problema no bus local da CPU (não consegue rodar o Teste em Bios).

Caso B:

O display indica 08:
vamos a TAB2, procuramos pela falha 08 e encontramos:

ITAUTEC INFORMÁTICA S.A.

GEPM - GERÊNCIA DE ENGENHARIA DE TESTES

Sistema de apoio ao debug do IS286

"Check 08" → número do Check Point na listagem do Teste em Bios.

"0F03DF" → inicio do módulo de Check Point (por exemplo para clock externo de um Data Analyzer ou trigger).

"entra em exercitação" → estado da CPU.

"Teste 08" → qual é o número do teste que não conseguiu ser executado.

indo a TAB3 obtemos a seguinte informação sobre o teste 08:"teste do controlador de DMA 02", logo o diagnóstico está suspeitando do controlador de DMA 02 ou a falha foi devido a interface do controlador de DMA 02 com o iAPX 286.

Resumo:

De modo geral temos:

- TAB1 - serve para nos fornecer o que o teste faz.
- TAB2 - fornece-nos o endereço do check e qual foi o teste que falhou.
- TAB3 - descrição dos testes.
- TAB4 - tabela de endereço de I/O.
- TAB5 - descrição do conjunto de chips para o PC/AT.
- TAB6 - contém as formas de onda dos sinais envolvidos no teste.

ITAUTEC INFORMÁTICA S.A.

GEPM - GERÊNCIA DE ENGENHARIA DE TESTES

Sistema de apoio ao debug do 80286

**** TAB1 ****

TESTE	DESCRÍÇÃO	CHECK POINT
01	Teste do microprocessador (modo real), 80286	01
02	Testa da ram cmos	02
03	Teste de checksum da Eeprom de Jig	03
04	Teste da lógica de conversão de 8 <-> 16 bits	04
05	Teste da porta paralela	05
06	Teste do timer programável	06
07	Teste do controlador de DMA 01	07
08	Teste do controlador de DMA 02	08
09	Teste dos registradores de página de DMA	09
10	Teste do "hardware" de refresh	10
11	Teste do controlador de teclado, 8742	11
12	Teste do controlador de interrupções 01	12
13	Teste do controlador de interrupções 02	13
14	Teste dos primeiros 128 Kb de ram	14
15	Inicializa as interrupções	15
16	Verifica bateria e checksum da ram cmos	16
17	Teste da ram de vídeo	17
18	Teste de vídeo	18
19	Teste de rom adicional	19
20	Teste do microprocessador (modo protegido)	20
21	Determina a quantidade de memória existente	21
22	Teste de memória (modo protegido)	22
23	Teste de teclado	23
24	Inicializações I	24
25	Teste da controladora de floppy disk	25
26	Teste da controladora de winchester	26
27	Inicialização das rom's de expansão	27
28	Determina o número de impressoras e RS232	28
29	Teste do coprocessador numérico, 80287	29
30	Verifica validade da ram cmos	30
31	Inicializações II	31

ITAUTEC INFORMÁTICA S.A.

CEPM - GERÊNCIA DE ENGENHARIA DE TESTES

Sistema de apoio ao debug do IS286

***** TAB2 *****

FALHA	CHECK	ENDEREÇO	OBSERVAÇÃO	TESTE
00	XX	XXXXXXH	HOUVE RESET	XX
01	01	0F0045H	ENTRA EM EXERCITAÇÃO	01
02	02	0F0176H	ENTRA EM EXERCITAÇÃO	02
03	03	0F0283H	ENTRA EM EXERCITAÇÃO	03
04	04	0F02B1H	ENTRA EM EXERCITAÇÃO	04
05	05	0F02D7H	ENTRA EM EXERCITAÇÃO	05
06	06	0F02FBH	ENTRA EM EXERCITAÇÃO	06
07	07	0F0370H	ENTRA EM EXERCITAÇÃO	07
08	08	0F03DFH	ENTRA EM EXERCITAÇÃO	08
09	09	0F044CH	ENTRA EM EXERCITAÇÃO	09
10	10	0F04DCH	ENTRA EM EXERCITAÇÃO	10
11	11	0F052EH	ENTRA EM EXERCITAÇÃO	11
12	12	0F05A2H	ENTRA EM EXERCITAÇÃO	12
13	13	0F05F4H	ENTRA EM EXERCITAÇÃO	13
14	14	0F0686H	-----	14
15	15	0F076FH	-----	15
16	16	0F07ACH	ENTRA EM EXERCITAÇÃO	16
17	17	-----	-----	17
18	18	0F0811H	-----	18
19	19	0F0921H	ENTRA EM EXERCITAÇÃO	19
20	20	0F0987H	-----	20
21	21	0F09BEH	-----	21
22	22	0F0B8BH	-----	22
23	23	0F102CH	-----	23
24	24	0F1158H	-----	24
25	25	0F11DEH	-----	25
26	26	0F1254H	-----	26
27	27	0F12BCH	-----	27
28	28	0F131EH	-----	28
29	29	0F1376H	-----	29
30	30	0F13E5H	-----	30
31	31	0F142DH	-----	31

TTAUTEC INFORMÁTICA S.A.

GEPM - GERÊNCIA DE ENGENHARIA DE TESTES

Sistema de apoio ao debug do 80286

TAB3 - Descrição dos testes realizados pelo TESTE EM BIOS:

Clip 00 - O sistema não responde e o display indica 00: Houve um POWER ON RESET no sistema (o latch da placa Clip foi resetado) e estamos provavelmente com um problema no bus local da CPU (não consegue executar o programa de testes).

Veja o Fluxograma de Testes para Diagnóstico do 80286.

Teste 01 - Teste do microprocessador (modo real) 80286

Testa as flags SF,CF,ZF e AF do 80286.
Seta as flags SF,CF,ZF e AF e verifica se estão setadas.

Reseta as flags SF,CF,ZF e AF e verifica se estão resetadas.

Testa os registradores AX,DS,BX,ES,CX,SS,DX,SP,BP,SI E DI do 80286, setando-se individualmente cada bit.

Teste 02 - Teste da ram cmos 146818 (ITAT 4)

Escreve e le em todos os bytes da ram e em todos os bytes de calendário, setando-se cada bit individualmente. Verifica se os bytes lidos estão corretos.

Teste 03 - Testa o checksum da Eprom de Jig

Calcula o checksum da Eprom de Jig e verifica se este está correto.

Teste 04 - Teste da lógica de conversão de 8 para 16 bits

Escreve, le e verifica padrões de dados de 8 e 16 bits.

Teste 05 - Teste da porta paralela (ITAT 2)

Testa a porta paralela setando-se cada bit individualmente e verifica se os bytes lidos estão corretos.
Observação: este teste verifica apenas os quatro bits menos significativos.

Teste 06 - Teste do timer programável 8254 (ITAT 2)

Programa o 8254 e verifica se todos os bits do timer 1 estão setados.

Reprograma o 8254 e verifica se todos os bits do timer 1 estão resetados.

ITAUTEC INFORMÁTICA S.A.

GEPM - GERÊNCIA DE ENGENHARIA DE TESTES

Sistema de apoio ao debug do IS286

Teste 07 - Teste do controlador de DMA 01 8237A-5 (ITAT 2)

Escreve padrões 00H, FFH, 55H e AAH nos registradores de endereço e de contagem de todos os canais do DMA 01. Seta cada bit individualmente dos registradores de endereço e de contagem de todos os canais do DMA 01.

Teste 08 - Teste do controlador de DMA 02 8237A-5 (ITAT 2)

Escreve padrões 00H, FFH, 55H e AAH nos registradores de endereço e de contagem de todos os canais do DMA 02. Seta cada bit individualmente dos registradores de endereço e de contagem de todos os canais do DMA 02.

Teste 09 - Teste dos registradores de página de DMA 74LS612 (ITAT 2)

Escreve e le em todos os registradores de página de DMA padrões 00H, FFH, 55H e AAH. Seta cada bit individualmente dos registradores de página de DMA e verifica se o byte lido está correto.

Teste 10 - Teste do "hardware" de refresh (ITAT 2)

Verifica se o sinal de refresh está ocorrendo.

Teste 11 - Teste do controlador de teclado 8742

Envia um comando de auto teste (byte AAH) para o 8742 e espera pelo byte 55H no buffer de saída, se nenhum erro foi encontrado.

Le a configuração da dip switch através da porta de entrada.

Teste 12 - Teste do controlador programável de interrupções mestre 8259A (ITA 1)

Escreve, le e verifica no Interrupt Mask Register (IMR) do controlador programável de interrupções mestre, padrões 00H, FFH, 55H e AAH. Seta cada bit individualmente, e faz uma comparação se o byte lido está correto.

Teste 13 - Teste do controlador programável de interrupções escravo 8259A (ITAT 1)

Escreve, le e verifica no Interrupt Mask Register (IMR) do controlador programável de interrupções escravo, padrões 00H, FFH, 55H e AAH. Seta cada bit individualmente, e faz uma comparação se o byte lido está correto.

ITAUTEC INFORMÁTICA S.A.

GEPM - GERÊNCIA DE ENGENHARIA DE TESTES

Sistema de apoio ao debug do 80286

Teste 14 - Teste dos primeiros 128 Kb de ram

Escrive, le e verifica padrões 00H,FFH,55H e AAH nos primeiros 128 Kb de ram. Seta cada bit individualmente, e faz uma comparação se o byte lido está correto. Em caso de erro, o display mostrará 99 e a seguir o bit de dado no qual foi detectado erro (bit 0 = número 01 , ... , bit 15 = número 16).

Teste 15 - Inicializa as interrupções

Inicializa as 32 primeiras interrupções e interrupções do escravo para rotina de tratamento temporário. Inicializa interrupções de software.

Teste 16 - Verifica bateria e checksum da ram cmos

Verifica flag contida no "Diagnostic Status Byte" da ram cmos, que informa o estado da bateria (boa ou defeituosa).

Verifica se o checksum da ram cmos está correto.

Teste 17 - Teste da ram de vídeo

Escrive, le e verifica padrões 00H,FFH,55H e AAH em toda a ram de vídeo. Seta cada bit individualmente, e faz uma comparação se o byte lido está correto. (NÃO REALIZADO NO IS286)

Teste 18 - Teste de vídeo

Testa a configuração de vídeo, reprograma o clock se necessário (alto/baixo) e inicializa o vídeo.

Teste 19 - Teste de rom adicional

Verifica a existência de rom adicional e caso exista, calcula seu checksum e verifica se está correto.

Teste 20 - Teste do microprocessador 80286 (modo protegido)

Esta rotina monta IDT e GDT e chaveia o microprocessador para o modo protegido.

Teste 21 - Determinação da quantidade de memória instalada

Esta rotina roda no modo protegido de maneira a endereçar toda a memória. O resultado da comparação de tamanho de memória é salvado na ram cmos.

ITAUTEC INFORMATICA S.A.

GERM - GERÊNCIA DE ENGENHARIA DE TESTES

Sistema de apoio ao debug do 18286

Teste 22 - Teste de memória II (modo protegido)

Esta rotina roda no modo protegido. Escreve e lê padrões de dados na memória acima dos primeiros 64 Kb.

Teste 23 - Teste de teclado

Verifica a existência de teclado (detecção de "AAH") e a existência de teclas presas.

Inicializa controlador de teclado e identifica clock setado.

Teste 24 - Inicializações I

Inicializa interrupções de hardware (mestre e escravo), inicializa parâmetros de teclado, seta parâmetros para impressora e RS232, habilita interrupções de timer e teclado, e reseta a controladora de winchester.

Teste 25 - Teste da controladora de floppy disk

Verifica o status do FDC após um reset, determina o número de drives instalados e seus tipos.

Teste 26 - Teste da controladora de winchester

Reconhece tipo de winchester e inicializa a controladora de winchester.

Teste 27 - Ativa inicialização das rom's de expansão entre C8000H - E0000H.

Teste 28 - Determina o número de impressoras e RS232 instalados.

Teste 29 - Teste do coprocessador numérico, 80287

Verifica a existência do coprocessador numérico e em caso afirmativo, habilita interrupções do coprocessador numérico.

Teste 30 - Verifica validade da ram cmos.

Teste 31 - Inicializações II

Verifica a existência de código em E0000H, habilita NMI, habilita paridade, habilita interrupções e chama BIOS e BIOS EGA para ram se possível.

ITAUTEC INFORMÁTICA S.A.

GEPM - GERÊNCIA DE ENGENHARIA DE TESTES

Sistema de apoio ao debug do 80286

TAB4

***** TABELA DE I/O *****

FAIXA (Hex)	DISPOSITIVO
000 - 01FH	Controlador de DMA 01, 8237A-5
020 - 03FH	Controlador de interrupção 01, 8259A (mestre)
040 - 05FH	Timer programável, 8254
060 - 06FH	Teclado, 8742
070 - 07FH	Real Time Clock (146810) e máscara de NMI
080 - 09FH	Registrador de página de DMA, 74LS612
0A0 - 0BFH	Controlador de interrupção 02 (escravo)
0C0 - 0DFH	Controlador de DMA 02
0E0 - 0E7H	Chaveamento de memória
0F0H	Clear Math Coprocessor Busy
0F1H	Reset do Coprocessador Numérico
0F8 - 0FFH	Coprocessador Numérico, 80287
1F0 - 1F8H	Disco Fixo
2F0 - 2FFH	Porta Serial 2
370 - 37FH	Porta Paralela 1 (impressora)
3B0 - 3BFH	Monochrome Display e Printer Adapter
3D0 - 3DFH	Color/Graphics Monitor Adapter
3F0 - 3F7H	Controlador de Disquete
3F8 - 3FFH	Porta Serial 1

ITAUTEC INFORMÁTICA S.A.

GEPM - GERÊNCIA DE ENGENHARIA DE TESTES

Sistema de apoio ao debug do 16286

TAB5

CARACTERÍSTICAS DO CONJUNTO DE CHIPS PARA O PC/AT

ITAT1 (ICD82C901)

Características:

- Totalmente compatível com IBM PC-AT;
- Controla 15 linhas de interrupção (equivalente a dois 8259A);
- Controla a geração dos sinais de comando pela CPU (equivalente a um 82288);
- Gera o sinal de READY para a CPU (equivalente a um 82284), permitindo a programação do número de wait-states;
- Gera os sinais de clock para a CPU, para o sistema e para o circuito controlador de teclados;
- Gera os sinais de controle do processador numérico;
- Executa a conversão 16 para 8 bits e 8 para 16 bits no barramento de dados;
- Gera os sinais de reset para a CPU e para o sistema;
- Gera os sinais de ALE e RAS adiantados, de forma a estender os ciclos de acesso à memória;
- Opera com clock do sistema até 12 Mhz;
- Tecnologia CMOS de baixo consumo;
- Alimentação única de 5 Volts.

ITAT2 (ICD82C902)

Características:

- Totalmente compatível com o IBM PC-AT;
- Controla 7 canais de DMA (equivalente a dois 8237);
- Possui 3 canais para Timer (equivalente a um 8254);
- Executa as funções do mapeador de memória 74LS612;
- Gera sinais de NMI para a CPU, Refresh das Ram's dinâmicas e decodificação de I/O;
- Gera clock de 14,318 Mhz externo e 1,19 Mhz interno para o timer (equivalente a um 8254);
- Tecnologia CMOS de baixo consumo, alta velocidade e alta densidade;
- Alimentação única de 5 Volts;
- Encapsulamento PLCC de 84 pinos.