

EXPANSÃO DE MEMÓRIA SUPER 2MB

EMS

SIMULAÇÃO DE DEPOSITOS

1. OBJETIVO

Este documento visa descrever todos os procedimentos relativos à simulação de defeitos na placa EMS.

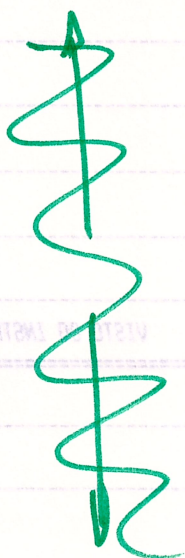
2. DESCRIÇÃO DAS ALTERAÇÕES

A simulação de defeitos é feita através de dois recursos:

- DIPSWITCH;
- SOQUETES COM CIL'S DEFEITUOSOS.

Para a utilização da dipswitch foi necessário o corte de duas trilhas, descritos adiante.

A interligação entre a dipswitch e os diversos pontos da placa é mostrada na tabela 2.1.



DIP	PINO	SINAL	CI	PINO
Ø1	1 A	MAP	78	17
	2 A	CLK273	80	12
	3 A	COMP1	78	3
	4 A	CASØ	104	11
	5 A	DIR	88	1
	6 A	RAS3	82	16
	7 A	-DACKØ	82	6
	8 A	ENIO	87	19
	1 B	GND		
	2 B	GND	CONECTOR PINO DE	
	3 B	GND	CNØ3	
	4 B	GND	(COMU- NICAÇÃO	
	5 B	GND	SERIAL)	
	6 B	RAS3	RP4	7
	7 B	-DACKØ	81	6
	8 B	ENIO	80	14

TABELA 2.1 - INTERLIGAÇÃO ENTRE DIPSWITCH E CI'S.

A conexão das chaves de 1 a 5 da dip foi feita diretamente com os pinos dos CI's, exceto no lado de conexão ao terra, quando os pinos foram interligados.

Tais chaves devem permanecer em ΔBERTO para funcionamento normal.

As chaves 6, 7 e 8 devem permanecer, normalmente, FECHADAS pois interceptam o caminho entre CI 82 - RPP4, CI's 81-82 e CI's 80-87, respectivamente

O ponto de interrupção da trilha entre o pino 6 do CI 81 e o pino 6 do CI 82 (sinal - DACK) é mostrado na fig. 2.1.



FIGURA 2.1 - Trilha interrompida entre os CI's 81 e 82

O ponto de interrupção da trilha entre o pino 14 do CI 80 e o pino 19 do CI 87 (sinal EN10) é mostrado na fig. 2.2.



FIGURA 2.2 - Trilha interrompida entre os CI's 80 e 87.

O ponto de interrupção da trilha entre o pino 16 do CI 82 e o pino 7 de RP04 (considere-se a numeração da esquerda para a direita, com as dips SW01 e SW02 à esquerda e os conectores CN02 e CN03 à direita) é mostrado na fig. 2.3.



FIGURA 2.3 - Trilha interrompida entre o CI 82 e RP04.

Itautec

3. DESCRIÇÃO DOS DEFEITOS

Para a análise dos defeitos, verifique a tab. 3.1.

SIMULAÇÃO DE DEFEITOS COM DIP-SWITCH

PLACA: EXPANSÃO DE MEMÓRIA SUPER 2 MB - EMS

CÓDIGO: 16393.01.5

TABELA DE DEFEITOS

CHAVE	POSIÇÃO	DESCRIÇÃO
CH1	ON	SINAL MAP ATERRADO
	OFF	SINAL MAP ATIVO
CH2	ON	SINAL CLK273 ATERRADO
	OFF	SINAL CLK273 ATIVO
CH3	ON	SINAL COMP1 ATERRADO
	OFF	SINAL COMP1 ATIVO
CH4	ON	SINAL $\overline{CAS\emptyset}$ ATERRADO
	OFF	SINAL $\overline{CAS\emptyset}$ ATIVO
CH5	ON	SINAL DIR ATERRADO
	OFF	SINAL DIR ATIVO
CH6	ON	SINAL $\overline{RAS3}$ ATIVO
	OFF	SINAL $\overline{RAS3}$ INTERROMPIDO
CH7	ON	SINAL $-\overline{DACK\emptyset}$ ATIVO
	OFF	SINAL $-\overline{DACK\emptyset}$ INTERROMPIDO
CH8	ON	SINAL $\overline{ENIO}$ ATIVO
	OFF	SINAL $\overline{ENIO}$ INTERROMPIDO

TABELA 3.1 - TABELA DE DEFEITOS DA PCI EMS (CÓDIGO 16393.01.5).

(a) MAP (CH 1)

Este sinal seleciona um grupo de registradores, dentre quatro, que definirão o mapeamento. O sinal é ativado (ativo na borda de subida) através de uma operação de escrita no endereço 8319H. Colocando-se a chave 1 em ON, simula-se o erro, aterrando-se o sinal. Simplesmente através da carga do sistema (inclusive o CONFIG.SYS), o erro não pode ser detectado.

Este erro surge na utilização de SW's que utilizariam tal recurso, como por exemplo o SIM/MULTI-DO.

Através da Jig, opção 1-3-1, obtém-se a indicação do erro.

(b) CLK273 (CH 2)

Este sinal é responsável pela programação do endereço de Início de Janela. O sinal é ativado através de uma operação de escrita no endereço 0219H.

Colocando-se a chave 2 em ON, simula-se o erro, aterrando-se o sinal.

Quando da atuação do CONFIG.SYS (ou seja EMS.SYS), há a indicação "Não existe placa instalada". Isto ocorre pois o EMS.SYS tenta escrever 33H (para indicar endereço inicial C0004) e, em seguida, lê o byte escrito verificando, assim, a existência ou não da placa.

Através da Jig, opção 1-1-1 obtém-se a indicação do erro.

c) COMP1 (CH3)

Este sinal é responsável pela habilitação do endereçamento da placa.

Colocando-se a chave 3 em ON, simula-se o erro, aterrando-se o sinal.

Quando da atuação do CONFIG.SYS (ou seja EMS.SYS), há a indicação "Não existe placa instalada". Uma vez que o acesso não é possível, o SW indica a inexistência da placa.

Através da Jig, opções 1-X-1, obtém-se a confirmação do erro.

d) CAS0 (CH4)

Este sinal é responsável pela habilitação do endereço de coluna para as memórias dinâmicas. Atua nos bancos 0 e 1.

Colocando-se a chave 4 em ON, simula-se o erro, aterrando-se o sinal.

Na inicialização, há a indicação "Memória com problema", acusando apenas 1536 kbytes testados.

Através da Jig, opções 2-0-1 e 2-1-1, obtém-se a indicação do erro.

Observe-se que a indicação "BITS ERRADOS: FF" não significa que todos os CI's do banco estão com problema.

(2) DIR (CAS)

Este sinal é responsável pela direção do buffer de interface com o banco de memórias.

Colocando-se a chave 5 em ON, simula-se o erro, aterrando-se o sinal.

Na inicialização há a indicação "Memória com problema" e não acusa memória disponível.

Na opção 2-X-1 da Jig, constata-se o erro.

A mensagem indicativa dos bits com erro não implica, necessariamente, que há algum CI de memória com problema.

④ $\overline{RAS3}$ (CH6)

Este sinal é responsável pela "habilitação" do endereço de linha para as memórias dinâmicas. Atua no banco 3.

Colocando-se a chave 6 em OFF, simula-se o erro, interrompendo-se o sinal.

Na inicialização há a indicação "Memória com problema", acusando 1792 k bytes de memória disponível.

Através da Jig, opção 2-3-1, obtém-se a indicação do erro.

g) -DACK# (CH7)

Este sinal é responsável pelo refrescamento das memórias dinâmicas.

Colocando-se a chave 7 em OFF, simula-se o erro, interrompendo-se o sinal.

Caso o CONFIG.SYS possua apenas o device EMS.SYS não há a possibilidade de identificação do defeito, a não ser que se tenha algum software aplicativo.

Para contornar esta dificuldade, cria-se o device EMSDISK.SYS, de tal forma que o CONFIG.SYS contenha:

- EMS.SYS

EMSDISK.SYS 548 64

onde 548 indica o tamanho da unidade virtual (em bytes) e 64 o número de entradas.

Copia-se todos os arquivos para a unidade D e após um tempo, verifica-se que todas as informações foram perdidas.

Este tipo de defeito não pode ser deletado pela Jig (REMS.COM ou GEMS.COM).

Este sinal é responsável pela habilitação do buffer de dados de interface com os registradores da placa.

Colocando-se a chave 8 em OFF, simula-se o erro, interrompendo-se o sinal.

Na inicialização há a indicação "Não existe placa instalada" pois não é possível o acesso aos registradores.

Através da Jig, opção 1-X-1, obtém-se a confirmação do erro.

(i) CI's de memória defeituosos.

Para esta implementação foram selecionados:

- BANCO 1: CI12
- BANCO 3: CI34
- BANCO 5: CI46 e CI54

A influência isolada de cada um é descrita a seguir:

* CI12

Com a chave 8 da dip SW02 em ON (PARIDADE habilitada), no final da inicialização, o sistema acusa 1536 kbytes testados e indica PARIDADE.

Caso a dip esteja em OFF, o sistema acusa a quantidade testada e "Memória com problema".

Através do programa REMS.COM, pode-se identificar o banco defeituoso. Dentro da opção 2, seleciona-se cada nova opção (escolha do banco) e, em seguida, a opção 1 para exercitar o banco escolhido.

Com a mensagem "BITS ERRADOS: 04", determina-se o CI defeituoso.

Cada banco está disposto, na ordem crescente de identificação do CI, do bit menos significativo ao mais significativo, juntamente com o de paridade.

No exemplo, tem-se:

- banco 01;
- CI 12.

* CI 34

Na inicialização, repete-se o já comentado.

Utilizando o REMS.COM, opção 2-X-1, obtém-se:

- banco 03
- BITS ERRADOS: 40, o que corresponde ao CI 34.

* CI 46

Idem, na inicialização.

Utilizando-se o REMS.COM, opção 2-X-1, obtém-se:

- banco 05
- BITS ERRADOS: 01, o que corresponde ao CI 46.

* CI 54

Na inicialização, com SW2-8 em ON, ocorre paridade, porém, especifica a quantidade de 2048 k bytes testados.

Através do REMS.COM, opção 2-X-1, não se consegue detectar o bloco defeituoso.

Em laboratório, pode-se verificar, através de um Osciloscópio ou de um Analisador Lógico o sinal QL ou RASxe -IOCHCK, detectando-se o banco defeituoso e, conseqüentemente, o CI (de paridade) defeituoso.

Itautec

DIP	PINO	SINAL	CI	PINO
	1 A	MAP	78	17
	2 A	CLK273	80	12
	3 A	COMP1	78	3
	4 A	CASØ	104	11
	5 A	RAS3	82	16
	6 A	DIR	88	1
	7 A	DACKØ	82	6
	8 A	ENIO	87	19
	1 B	GND		
	2 B	"	CONECTOR CNØ3 INTERFACE SERIAL	
	3 B	"		
	4 B	"		
	5 B	"		
	6 B	"		
	7 B	DACKØ	81	6
	8 B	ENIO	80	14